

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004 年 11 月 18 日 (18.11.2004)

PCT

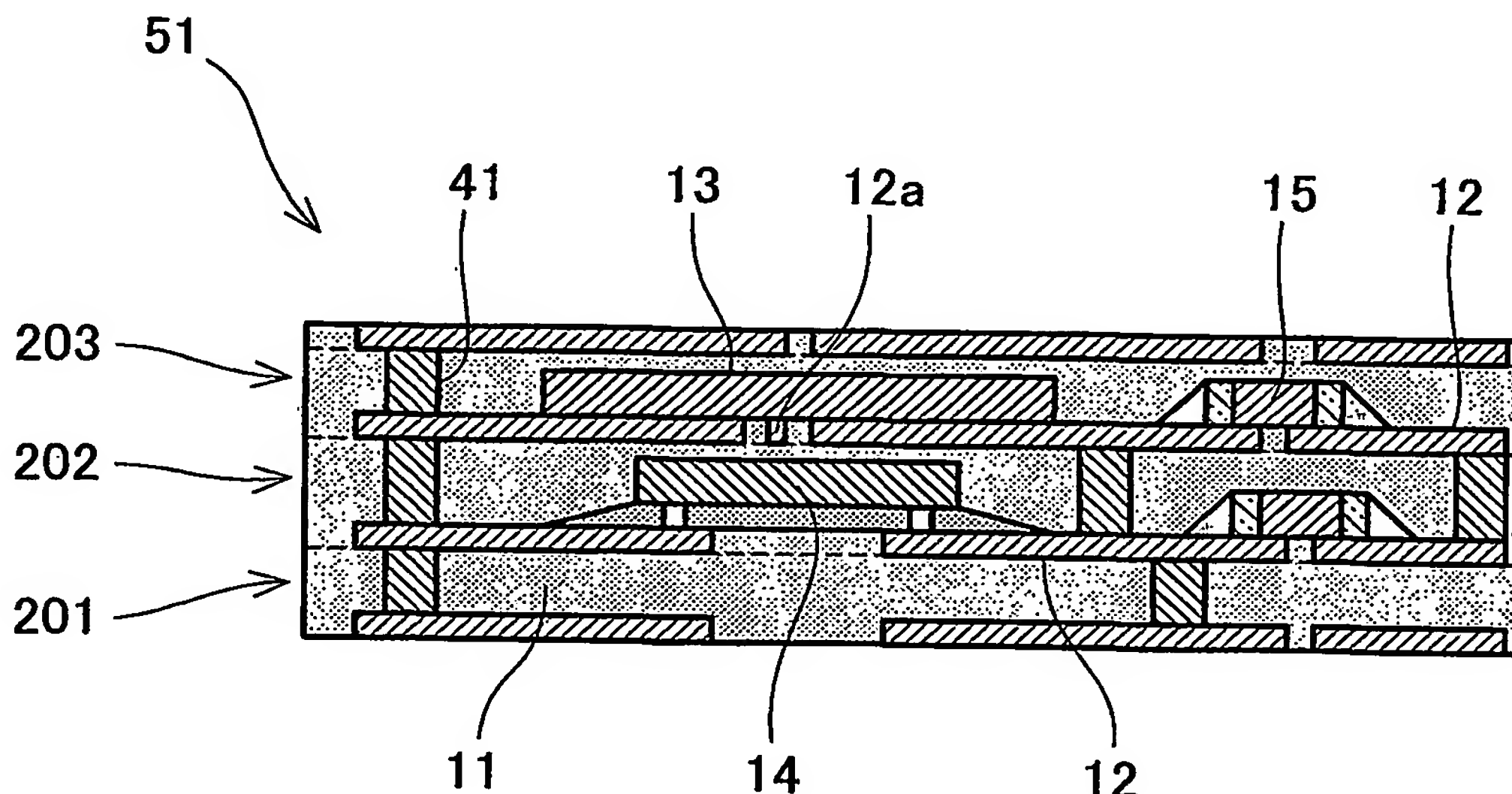
(10) 国際公開番号  
WO 2004/100264 A1

- (51) 国際特許分類<sup>7</sup>: H01L 25/00, H05K 3/46
- (21) 国際出願番号: PCT/JP2004/006496
- (22) 国際出願日: 2004 年 5 月 7 日 (07.05.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2003-132066 2003 年 5 月 9 日 (09.05.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 半田 浩之 (HANDA, Hiroyuki). 中谷 誠一 (NAKATANI, Seiichi). 平野 浩一 (HIRANO, Koichi). 井上 修 (INOUE, Osamu). 石川 明洋 (ISHIKAWA, Akihiro). 吉田 雅憲 (YOSHIDA, Tsunenori).
- (74) 代理人: 角田 嘉宏, 外 (SUMIDA, Yoshihiro et al.); 〒6500031 兵庫県神戸市中央区東町123番地の1 貿易ビル3階有古特許事務所 Hyogo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,

[続葉有]

(54) Title: MODULE INCLUDING CIRCUIT ELEMENTS

(54) 発明の名称: 回路素子内蔵モジュール



(57) Abstract: In a module (51) including circuit elements, a plurality of wires (12), which are generally two-dimensionally formed, are multi-layered via electrically insulating material (11), which comprises a mixture including at least filler and electrically insulating resin. One or more circuit elements are electrically connected to the wires, and at least a part of those circuit elements is embedded in the electrically insulating material. The module (51) further includes a heat sink member (13) that has a higher thermal conductivity than the electrically insulating material, and that, when viewed from the direction of multi-layering the wires, overlaps with a circuit element (14), which is one of those circuit elements, exhibiting the highest temperature rise at least in the module.

(57) 要約: 本発明の回路素子内蔵モジュール(51)は、略二次元状に形成された複数の配線(12)が電気絶縁性材料(11)を介して積層されており、該電気絶縁性材料は少なくともフィラーと電気絶縁性樹脂とを含む混合物からなり、前記配線に一以上の回路素子が電氣的に接続されかつ該回路素子の少なくとも一部が前記電気絶縁性材料の内部に埋設されている回路素子内蔵モジュール(51)であって、前記電気絶縁性材料よりも熱伝導率が高い放熱用部材(13)を備え、かつ該放熱用部材と、

[続葉有]



LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,  
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,  
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,  
BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,  
TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可  
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,  
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,  
KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,  
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

明 細 書  
回路素子内蔵モジュール

〔技術分野〕

本発明は、電子機器に用いられる回路モジュールに関し、特に回路素  
5 子を内蔵する回路素子内蔵モジュールに関する。

〔技術背景〕

従来から、電子機器には様々な種類の回路モジュールが搭載されてい  
る。この回路モジュールは、所定の電子回路を構成するように複数の回  
路素子（例えば、トランジスタ、I C等の能動素子や、抵抗、コンデン  
10 サ等の受動素子等）を基板上に実装した後、実装したそれらの回路素子  
と前記基板との全体を、例えばエポキシ樹脂等の電気絶縁性材料で覆う  
ようにして封止することにより構成されたものである。このようにして  
形成された回路モジュールでは、前記複数の回路素子が前記基板上に二  
次元的に高密度に実装されており、そのため回路モジュール自体が小型  
15 であるため、電子機器の小型化および高性能化において効果的である。  
そのため、この回路モジュールは、P D A（Personal Digital  
Assistance）等の情報端末機器や携帯電話等の、特に小型化が要求され  
る電子機器において、従来から好適に用いられている。

一方、近年では、回路素子の実装密度を更に高めた回路素子内蔵モジ  
20 ュールの開発が進められている。この回路素子内蔵モジュールは、回路  
モジュールを構成する一部の回路素子を基板の内部に埋設することによ  
って、回路素子の実装密度を三次元的に高めた回路モジュールである。  
この回路素子内蔵モジュールは従来から用いられている回路モジュール  
と比してより小型であるため、この回路素子内蔵モジュールを搭載する  
25 ことによって、従来から好適に用いられている前記回路モジュールを搭  
載する場合よりも電子機器の小型化が可能になるという効果が得られる。  
しかし、この回路素子内蔵モジュールでは、回路素子が熱伝導率の低い  
樹脂の内部に埋設されるため、その埋設された回路素子から機器動作時

に発生する熱は、回路素子内蔵モジュールの内部に蓄熱される。そして、その蓄熱される熱の影響によって、埋設された回路素子が過剰に加熱される場合がある。その結果、埋設された回路素子の温度が許容限度を超えた場合には、その埋設された回路素子が破損するという問題が生じる。

5 従って、回路素子内蔵モジュールの開発においては、機器動作時において埋設された回路素子から発生する熱を回路素子内蔵モジュールの外部へ放出し得る構成を取り入れる必要がある。そして、機器動作時において回路素子から発生する熱を外部へ放出し得る回路素子内蔵モジュールとして、以下に例示するような種々の構成が提案されている。

10 図14は、埋設された回路素子から発生する熱を外部へ放出し得る構成を備えた回路素子内蔵モジュールの一例の一部分を示す斜視断面図である。

図14に示す回路素子内蔵モジュール400は、基板(層)401a、401bおよび401cと、配線(配線パターン)402dとによって  
15 構成されている。また、基板401a、401bおよび401cは、配線402a、402bおよび402cと、電気絶縁性材料405a、405bおよび405cとをそれぞれ有して構成されている。そして、電気絶縁性材料405a、405bおよび405cのそれぞれの内部には、回路素子403aおよび/または403bが埋設されている。これらの  
20 回路素子403aおよび403bは、配線402a、402bおよび402c上の所定の位置に電氣的に接続されている。また、配線401a、401b、401cおよび402dの対向する配線、すなわち配線402aと配線402b、配線402bと配線402c、配線402cと配線402dのそれぞれは、インナービア404によって相互に電氣的に  
25 接続されている。なお、このインナービア404の内部には導電性樹脂が充填されており、この導電性樹脂が配線402a～配線402dの表面と電氣的に接続することによって、前記対向するそれぞれの配線を電氣的に接続している。ここで、図14に示す回路素子内蔵モジュール4



00では、前記電気絶縁性材料405a、405bおよび405cが、熱硬化性樹脂と無機質フィラー（70重量%～95重量%）との混合物によって構成されている。そして、この無機質フィラーの熱伝導率は熱硬化性樹脂の熱伝導率よりも大きいため、電気絶縁性材料405a、405bおよび405cの熱伝導率は、熱硬化性樹脂のみで構成した場合と比して著しく改善されている。そのため、電子機器が動作する際に回路素子403aおよび403bから発生する熱は、回路素子403aおよび403bから電気絶縁性材料405a、405bおよび405cへと伝わり、さらに回路素子内蔵モジュール400の主面および側面に達する。その結果、回路素子403aおよび403bから発生する熱の多くは、回路素子内蔵モジュール400の主面および側面から外部へ放出される（例えば、日本国特許公開公報；特開平11-220262号公報参照）。

一方、図15は、搭載された回路素子から発生する熱を外部へ放出し得る構成を備えた回路素子内蔵モジュールの一例を示す斜視図である。なお、図15に示す回路素子内蔵モジュール100は、後述する積層電子部品110と、積層電子部品110上に搭載される半導体チップ140とが、相互に分離された状態で図示されている。また、半導体チップ140は透視的に図示されている。更に、積層電子部品110は、その内部の構造を明示するために一部分を欠切いた状態で図示されている。

図15に示す回路素子内蔵モジュール100は、積層電子部品110と半導体チップ140とにより構成されている。これらの積層電子部品110と半導体チップ140とは、積層電子部品110の主面111上に形成された複数のランド114と、半導体チップ140の主面141上に形成された複数の接続用ボール142とが所定の手段によって電氣的に接続されることにより、一体化されている。そして、積層電子部品110の主面111上に形成された複数のランド114には、インナービア118の一方の端部が電氣的に接続されている。また、このインナ

ービア 1 1 8 の他方の端部は、放熱用導体 1 1 6 またはインダクタ素子 1 1 5 の接続端子 1 1 7 に電氣的に接続されている。なお、図 1 5 に示す積層電子部品 1 1 0 は、これらのインナービア 1 1 8、放熱用導体 1 1 6 およびインダクタ素子 1 1 5 が磁性焼結体 1 1 3 の内部に埋設されることにより構成されている。ここで、図 1 5 に示す回路素子内蔵モジュール 1 0 0 では、前記放熱用導体 1 1 6 は矩形状に成形されており、積層電子部品 1 0 0 の内部の主面 1 1 1 に近接する所定の位置において、主面 1 1 1 と略平行とされかつ少なくとも一カ所においてランド 1 1 4 と伝熱状態となるように埋設されている。そのため、半導体チップ 1 4 0 から発生した熱は接続用ボール 1 4 2 を経由してランド 1 1 4 へと伝わり、さらにインナービア 1 1 8 を経由して放熱用導体 1 1 6 へと伝わる。その結果、半導体チップ 1 4 0 から発生する熱の多くは、積層電子部品 1 1 0 の主面 1 1 1 から外部へ放出される（例えば、日本国特許公開公報；特開 2 0 0 0 - 3 3 1 8 3 5 号公報参照）。

ところで、近年では、電子機器の高性能化および高機能化等の影響により、電子機器の消費電力は増加する傾向にある。また、そのような電子機器の消費電力の増加に伴い、電子機器に搭載される前記回路モジュールおよび回路素子内蔵モジュールにおいても取り扱う電力は増加する傾向にある。そして、回路モジュールおよび回路素子内蔵モジュールの取り扱う電力が従来よりも増大した場合には、その回路モジュールおよび回路素子内蔵モジュールに搭載または埋設される回路素子を流れる電流は従来よりも増大し、それによって、その搭載または埋設される回路素子の発熱温度は従来よりも高まることになる。この場合、一般にトランジスタや I C 等の能動素子は熱に弱いという特徴を有しているため、回路モジュールおよび回路素子内蔵モジュールを正常に動作させるためには、埋設等される回路素子を冷却する必要がある。このような要請は、回路素子が基板の深部に埋設されている回路素子内蔵モジュールにおいて特に顕著である。

しかしながら、図 1 4 に例示した回路素子内蔵モジュールでは、熱硬化性樹脂に無機質フィラーを添加することによって電気絶縁性材料の熱伝導率を向上させているが、一般に熱硬化性樹脂の熱伝導率は非常に小さいために、無機質フィラーの添加のみによる熱伝導率の向上には限界がある。そのため、上述の如く回路素子内蔵モジュールが取扱う電力が増大し、それに伴って回路素子の発熱が増大した場合には、その回路素子から発生した熱を回路素子内蔵モジュールの外部へ十分に放出することができないという問題が発生する。また、無機質フィラーと熱硬化性樹脂とからなる電気絶縁性材料の熱伝導率をより一層向上させるためには前記無機質フィラーの配合比を高めれば良いが、無機質フィラーの配合比を高めた場合には、電気絶縁性材料の流動性が悪化する。この場合、回路素子内蔵モジュールを構成する基板を製造する際の回路素子の埋め込み性が悪化するため、回路素子の周辺にはボイドが発生する可能性がある。また、回路素子の埋め込み性を改善しボイドの発生を抑えるためには基板製造時の加圧圧力を高めれば良いが、この場合には、回路素子を破損する危険性が高まるという問題が発生する。

また、図 1 5 に例示した回路素子内蔵モジュールでは、回路素子内蔵モジュールが取扱う電力の増加に伴い増大する回路素子から発生する熱を効率的に放出するためには、放熱用導体の厚みを増加させる必要がある。しかし、この場合には回路素子内蔵モジュール自体の厚みが増大するため、回路素子内蔵モジュールの小型化が阻害されるという問題が発生する。また、回路素子内蔵モジュールの内部に厚い放熱用導体を埋設する場合、この厚い放熱用導体そのものを形成する製造プロセスが特殊になることや、電気絶縁性材料による放熱用導体の埋め込み性が悪化するという問題が発生する。また、同一配線上に複数の回路素子が実装される場合には、その厚い放熱用導体の存在によって隣接する一方の回路素子から他方の回路素子への熱伝導性が高められるため、発熱量の大きな回路素子から発生した熱によって発熱量の小さい回路素子が加熱され

るという問題が発生する。更に、図 15 に例示した回路素子内蔵モジュールは、その製造過程において焼成工程を有しているため、熱に弱いという特徴を有するトランジスタおよび IC 等の能動素子や、有機化合物を含む受動素子等の回路素子を電気絶縁性材料の内部に埋設することができないという問題があると共に、配線に用いられる材料がタングステンやモリブデン等の高抵抗材料であるため、配線の電力損失が大きいという問題もある。

〔発明の開示〕

本発明は、上記のような課題を解決するためになされたものであり、製造が容易であり、また、小型化における阻害要因を有さず、更に、回路素子から発生する熱を効率良く外部へ放出することが可能な樹脂系の電気絶縁性材料を用いる回路素子内蔵モジュールを提供することを目的としている。

そして、これらの目的を達成するために、本発明に係る回路素子内蔵モジュールは、略二次元状に形成された複数の配線が電気絶縁性材料を介して積層されており、該電気絶縁性材料は少なくともフィラーと電気絶縁性樹脂とを含む混合物からなり、前記配線に一以上の回路素子が電氣的に接続されかつ該回路素子の少なくとも一部が前記電気絶縁性材料の内部に埋設されている回路素子内蔵モジュールであって、前記電気絶縁性材料よりも熱伝導率が高い放熱用部材を備え、かつ該放熱用部材と、前記回路素子の内の少なくとも前記回路素子内蔵モジュール内で最も温度上昇の高い高発熱性回路素子とが前記配線の積層方向から見て重なりを有するように配置されている。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用部材へと移動させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇が抑



制されるため、該高発熱性回路素子の高熱に起因する破損を防止することが可能になる。つまり、回路素子内蔵モジュールが連続的に正常に動作するようになるという効果が得られる。

前記放熱用部材と前記高発熱性回路素子とが前記配線の積層方向において対向するように配置されている。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用部材へと効率良く移動させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇が効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損を効果的に防止することが可能になる。つまり、回路素子内蔵モジュールが連続的により一層正常に動作するようになるという効果が得られる。

また、前記放熱用部材が前記電気絶縁性材料の表面に配設されていても良い。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用部材へと移動させ、その放熱用部材から回路素子内蔵モジュールの外部へと放出させることが可能になり得る。その結果、電子機器の動作時における高発熱性回路素子の温度上昇がより一層効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損をより一層効果的に防止することが可能になり得る。つまり、回路素子内蔵モジュールが連続的にさらにより一層正常に動作するようになるという効果が得られ得る。

また、前記配線の積層方向から見て、前記放熱用部材の面積は前記高発熱性回路素子の面積よりも広い。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用部材へと移動させ、その放熱用部材から回路素子内蔵モジュールの外部へと放出させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇がより一層効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損をより一層効果的に防止することが可能になる。つまり、回路素子内蔵モジュールが連続的にさらにより一層正常に動作するようになるという効果が得られる。

また、前記高発熱性回路素子が前記電気絶縁性材料の表面に配設されていても良い。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用部材へと効率良く移動させることが可能になる。また、高発熱性回路素子から発生した熱を、該高発熱性回路素子の表面から直接的に回路素子内蔵モジュールの外部へと放出させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇がより一層効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損をより一層効果的に防止することが可能になる。つまり、回路素子内蔵モジュールが連続的にさらにより一層正常に動作するようになるという効果が得られる。

また、前記放熱用部材は前記配線と電氣的に接続されている。

このような構成とすることにより、電子機器の動作時において例えば高発熱性回路素子から発生したノイズや、回路素子内蔵モジュールの外部から照射されるノイズをそれぞれ遮蔽することが可能になると共に、そのノイズを電氣的に除去することが可能になる。その結果、例えば電

子機器をノイズの多い環境において動作させる場合においても、回路素子内蔵モジュールの動作の信頼性を高めることが可能になるという効果が得られる。

また、前記複数の配線を互いに電氣的に接続する電気伝導性部材が前記電気絶縁性材料に接して設けられており、該電気伝導性部材と前記放熱用部材とが伝熱的に接続する部分を有して配設されている。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生し、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料を経由し該電気絶縁性材料よりも熱伝導率が高い放熱用部材へと伝わった熱を、配線を経由せずに直接的に電気伝導性部材へと伝達させることが可能になる。その結果、電子機器が長時間に渡って動作する場合においても、高発熱性回路素子の温度上昇を連続的に効率良く抑制することが可能になる。つまり、高発熱性回路素子の高熱に起因する破損を長期的に防止することが可能になると共に、回路素子内蔵モジュールの動作の長期的な信頼性をより一層高めることが可能になるという効果が得られる。

前記電気伝導性部材は、スルーホールである。

また、前記電気伝導性部材は、インナービアであっても良い。

このような構成とすることにより、前記電気絶縁性材料および前記電気伝導性部材を、従来から用いられている製造設備および製造プロセスによって構成することが可能になる。その結果、新規設備の構築および新規製造プロセスの開発が不要となるため、経済性に優れた回路素子内蔵モジュールを提供することが可能になるという効果が得られる。

前記放熱用部材は、チップ部品形状を有している。

このような構成とすることにより、前記放熱用部材を、従来から一般的に用いられているチップ部品実装装置を用いて実装することが可能になる。その結果、新規設備の構築および新規製造プロセスの開発が不要となるため、経済性に優れた回路素子内蔵モジュールを提供すること

が可能になるという効果が得られる。

前記放熱用部材は、金属を主成分とする部材であっても良い。

このような構成、即ち、高発熱性回路素子の近傍に金属、又は金属を主成分とする部材等の熱伝導率が非常に高い放熱用部材を配設することにより、過渡熱抵抗を低減させることが可能になる。この過渡熱抵抗とは放熱特性の一種であり、熱が発生してからの短期間的な放熱性の程度（瞬間的な発熱に対する放熱効果の程度）を表すものである。この過渡熱抵抗が小さい場合、ヒートスポットが形成され難くなるため、熱サイクル試験等における回路素子内蔵モジュールの信頼性（耐熱性）が向上するという効果が得られる。

また、前記放熱用部材は、セラミックスを主成分とする部材であっても良い。

このような構成とすることにより、比較的安価な素材によって熱伝導率が高い放熱用部材を構成することが可能になる。また、その放熱用部材の熱伝導率を、素材の選択によって任意に制御することが可能になる。また、その放熱用部材は小片であるため、回路素子内蔵モジュールを構成する何れも回路素子の近傍にも任意に配設することができる。その結果、高発熱性回路素子から発生する熱を、その発熱量に応じて、かつ比較的安価な構成によって外部へ放出することが可能な小型の回路素子内蔵モジュールを構成することが可能になるという効果が得られる。

前記放熱用部材の熱伝導率は、前記電気絶縁性材料の熱伝導率の3倍以上である。

このような構成とすることにより、熱抵抗の低減効果が安定して得られるようになる。その結果、高発熱性回路素子を安定して冷却することが可能になるという効果が得られる。

また、前記高発熱性回路素子と前記放熱用部材とは、前記配線の積層方向から見て互いに重なり合う部分の面積が前記高発熱性回路素子の前記配線の積層方向から見た面積の40%以上となるように配設され



ている。

このような構成とすることにより、熱抵抗の低減効果がさらに安定して得られるようになる。その結果、高発熱性回路素子をさらに安定して冷却することが可能になるという効果が得られる。

- 5      また、前記高発熱性回路素子と前記放熱用部材との距離が 0 mm を超えかつ 0.5 mm 以下であっても良い。

このような構成とすることにより、高発熱性回路素子と放熱用部材との間の熱抵抗が大きくなりすぎることが防止され、本発明の効果が発揮され易くなる。また、回路素子内蔵モジュールの厚みが抑制されるので  
10   機器の小型化の観点から好ましい形態となる。すなわち、このような構成とすることにより、高い放熱性を備えかつ低背な回路素子内蔵モジュールを提供することが可能になるという効果が得られる。

また、前記高発熱性回路素子と前記放熱用部材とが少なくとも前記電気絶縁性材料を介して密着していても良い。

- 15      このような構成とすることにより、高発熱性回路素子と放熱用部材との間の熱抵抗が、その間が空隙である場合に対して低くなるので、高発熱性回路素子から発生する熱を安定して外部に放出することが可能になるという効果が得られる。

また、前記高発熱性回路素子と前記放熱用部材との間に前記配線が更  
20   に配設されていても良い。

このような構成とすることにより、高発熱性回路素子から発生する熱を効率良く外部に放出することが可能になるという効果が得られる。

また、前記放熱用部材の厚みが前記配線の厚みより厚くても良い。

このような構成とすることにより、放熱用部材の熱放散性に加えてその熱容量を大きくすることができるので、回路素子内蔵モジュールにおける局所的な温度上昇を抑制することが可能になるという効果が得られる。  
25

また、前記放熱用部材の厚みが 0.1 mm 以上でありかつ 1.0 mm

以下であっても良い。

このような構成とすることにより、回路素子内蔵モジュールにおける局所的な温度上昇を効果的に抑制することが可能になるという効果が得られる。

- 5        また、本発明に係る回路素子内蔵モジュールは、略二次元状に形成された複数の配線が電気絶縁性材料を介して積層されており、該電気絶縁性材料は少なくともフィラーと電気絶縁性樹脂とを含む混合物からなり、前記配線に一以上の回路素子が電氣的に接続されかつ該回路素子の  
10        少なくとも一部が前記電気絶縁性材料の内部に埋設されている回路素子内蔵モジュールであって、前記回路素子が前記電気絶縁性材料よりも熱伝導率が高い放熱用回路素子を有し、かつ該放熱用回路素子と、前記回路素子の内の少なくとも前記回路素子内蔵モジュール内で最も温度上昇の高い高発熱性回路素子とが前記配線の積層方向から見て重なりを有するように配置されている。
- 15        このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用回路素子へと移動させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上  
20        昇が抑制されるため、該高発熱性回路素子の高熱に起因する破損を防止することが可能になる。つまり、回路素子内蔵モジュールが連続的に正常に動作するようになるという効果が得られる。また、このような構成とすることにより、回路素子内蔵モジュールを構成するための回路素子が電気絶縁性材料よりも熱伝導率の高い放熱用部材としても利用され  
25        るため、上述の如く回路素子以外の他の部材を搭載する必要が無くなる。また、その回路素子以外の他の部材を実装するための領域が不要となるため、回路素子内蔵モジュールにおける回路素子の実装密度を高めることができる。つまり、回路素子内蔵モジュールをより一層小型化するこ

とが可能になるという効果が得られる。

前記放熱用回路素子と前記高発熱性回路素子とが前記配線の積層方向において対向するように配置されている。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用回路素子へと効率良く移動させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇が効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損を効果的に防止することが可能になる。つまり、回路素子内蔵モジュールが連続的により一層正常に動作するようになるという効果が得られる。

また、前記放熱用回路素子が前記電気絶縁性材料の表面に配設されているとも良い。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用回路素子へと移動させ、その放熱用回路素子から回路素子内蔵モジュールの外部へと放出させることが可能になり得る。その結果、電子機器の動作時における高発熱性回路素子の温度上昇がより一層効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損をより一層効果的に防止することが可能になり得る。つまり、回路素子内蔵モジュールが連続的にさらにより一層正常に動作するようになるという効果が得られ得る。

また、前記配線の積層方向から見て、前記放熱用回路素子の面積は前記高発熱性回路素子の面積よりも広い。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝

導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用回路素子へと移動させ、その放熱用回路素子から回路素子内蔵モジュールの外部へと放出させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇がより一層効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損をより一層効果的に防止することが可能になる。つまり、回路素子内蔵モジュールが連続的にさらにより一層正常に動作するようになるという効果が得られる。

また、前記高発熱性回路素子が前記電気絶縁性材料の表面に配設されていても良い。

このような構成とすることにより、電子機器の動作時において高発熱性回路素子から発生した熱を、フィラーが添加されたことによって熱伝導性が改善された電気絶縁性材料へ移動させ、さらに、該電気絶縁性材料よりも熱伝導率が高い放熱用回路素子へと効率良く移動させることが可能になる。また、高発熱性回路素子から発生した熱を、該高発熱性回路素子の表面から直接的に回路素子内蔵モジュールの外部へと放出させることが可能になる。その結果、電子機器の動作時における高発熱性回路素子の温度上昇がより一層効率良く抑制されるため、該高発熱性回路素子の高熱に起因する破損をより一層効果的に防止することが可能になる。つまり、回路素子内蔵モジュールが連続的にさらにより一層正常に動作するようになるという効果が得られる。

前記放熱用回路素子は、抵抗器である。

また、前記放熱用回路素子は、コンデンサであっても良い。

また、前記放熱用回路素子は、インダクタであっても良い。

また、前記放熱用回路素子は、コンデンサとインダクタとの積層体であっても良い。

このような構成とすることにより、これらの回路素子は一般的に熱伝導率の高い素材によって構成されているため、放熱用回路素子としての



機能を十分に果たすことが可能になる。また、これらの回路素子は回路素子内蔵モジュールを構成するための回路素子でもあり、従って、回路素子内蔵モジュールにおける回路素子の実装密度を高めることができる。つまり、連続的に正常に動作する小型の回路素子内蔵モジュールを  
5 提供することが可能になるという効果が得られる。

前記積層体は前記コンデンサが前記高発熱性回路素子の近傍となるように配設されている。

このような構成とすることにより、スイッチング電源等のコンバータ回路においてはパワー半導体デバイスとコンデンサおよびインダクタ  
10 とを近接して配置することが望ましいという要求を満たすことが可能であると共に、そのパワー半導体デバイスから発生する熱を回路素子内蔵モジュールの外部へ放出することが可能になる。また、パワー半導体デバイスから発生した熱がコンデンサによって放熱されると同時に、インダクタから発生する漏れ磁束がコンデンサの金属層によって遮蔽さ  
15 れるというシールド効果を得ることも可能になる。その結果、小型でかつ安定に動作するコンバータモジュールを回路素子内蔵モジュールによって構成することが可能になるという効果が得られる。

前記コンデンサは、セラミックコンデンサである。

また、前記コンデンサは、固体電解コンデンサであっても良い。

20 このような構成とすることによっても、これらの回路素子は一般的に熱伝導率の高い素材によって構成されているため、放熱用回路素子としての機能を十分に果たすことが可能になるという効果が得られる。

前記インダクタは巻線と磁性体との積層構造を備えており、かつ薄型のシート形状を有している。

25 また、前記インダクタは巻線と磁性体との積層構造を備えており、かつメッキ法によって形成されたシート状コイルを前記巻線として構成されていても良い。

また、前記インダクタは巻線と磁性体との積層構造を備えており、か

つ前記磁性体に少なくとも金属薄体を用いて構成されていても良い。

このような構成とすることによっても、これらの回路素子は一般的に熱伝導率の高い素材によって構成されているため、放熱用回路素子としての機能を十分に果たすことが可能になるという効果が得られる。

- 5 前記放熱用回路素子の熱伝導率は、前記電気絶縁性材料の熱伝導率の3倍以上である。

このような構成とすることにより、熱抵抗の低減効果が安定して得られるようになる。その結果、高発熱性回路素子を安定して冷却することが可能になるという効果が得られる。

- 10 また、前記高発熱性回路素子と前記放熱用回路素子とは、前記配線の積層方向から見て互いに重なり合う部分の面積が前記高発熱性回路素子の前記配線の積層方向から見た面積の40%以上となるように配設されている。

- 15 このような構成とすることにより、熱抵抗の低減効果がさらに安定して得られるようになる。その結果、高発熱性回路素子をさらに安定して冷却することが可能になるという効果が得られる。

また、前記高発熱性回路素子と前記放熱用回路素子との距離が0 mmを超えかつ0.5 mm以下であっても良い。

- 20 このような構成とすることにより、高発熱性回路素子と放熱用回路素子との間の熱抵抗が大きくなりすぎることが防止され、本発明の効果が発揮され易くなる。また、回路素子内蔵モジュールの厚みが抑制されるので機器の小型化の観点から好ましい形態となる。すなわち、このような構成とすることにより、高い放熱性を備えかつ低背な回路素子内蔵モジュールを提供することが可能になるという効果が得られる。

- 25 また、前記高発熱性回路素子と前記放熱用回路素子とが少なくとも前記電気絶縁性材料を介して密着していても良い。

このような構成とすることにより、高発熱性回路素子と放熱用回路素子との間の熱抵抗が、その間が空隙である場合に対して低くなるので、

高発熱性回路素子から発生する熱を安定して外部に放出することが可能になるという効果が得られる。

また、前記高発熱性回路素子と前記放熱用回路素子との間に前記配線が更に配設されていても良い。

- 5      このような構成とすることにより、高発熱性回路素子から発生する熱を効率良く外部に放出することが可能になるという効果が得られる。

また、前記放熱用回路素子の厚みが前記配線の厚みより厚くても良い。

- 10      このような構成とすることにより、放熱用回路素子の熱放散性に加えてその熱容量を大きくすることができるので、回路素子内蔵モジュールにおける局所的な温度上昇を抑制することが可能になるという効果が得られる。

また、前記放熱用回路素子の厚みが0.1 mm以上でありかつ1.0 mm以下であっても良い。

- 15      このような構成とすることにより、回路素子内蔵モジュールにおける局所的な温度上昇を効果的に抑制することが可能になるという効果が得られる。

本発明の上記目的、他の目的、特徴、及び利点は、添付図面参照の下、以下の好適な実施態様の詳細な説明から明らかにされる。

〔図面の簡単な説明〕

- 20      図1は、本発明の第1の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図2は、本発明の第2の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

- 25      図3は、本発明の第3の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図4は、本発明の第4の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図5は、本発明の第5の実施形態に係る回路素子内蔵モジュールの構

成を模式的に示した断面図である。

図 6 は、本発明の第 6 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 7 は、本発明の第 7 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 8 は、本発明の第 8 の実施形態に係るスイッチング電源モジュールの一例の一部分を模式的に示す断面図である。

図 9 は、本発明の第 8 の実施形態に係る別構成のスイッチング電源モジュールの一部分を模式的に示す断面図である。

10 図 10 は、スイッチング電源モジュールの一般的な回路図である。

図 11 は、本発明の第 9 の実施形態に係る回路素子内蔵モジュールを模式的に示した断面図である。

図 12 は、本発明の第 9 の実施形態に係る、回路素子と放熱用部材との対向する部分の面積の、回路素子の主面の面積に対する比率と、回路素子から放熱用部材へ熱が伝わる際の熱抵抗比率との関係を表した模式図である。

図 13 は、本発明の第 9 の実施形態に係る、熱伝導率が高い放熱用部材を同一面積で回路素子に対向させた場合における、電気絶縁性材料と放熱用部材との熱伝導率の比率と、回路素子から放熱用部材へ熱が伝わる際の熱抵抗比率との関係を表した模式図である。

図 14 は、埋設された回路素子から発生する熱を外部へ放出し得る構成を備えた従来の回路素子内蔵モジュールの一例の一部分を示す斜視断面図である。

図 15 は、搭載された回路素子から発生する熱を外部へ放出し得る構成を備えた従来の回路素子内蔵モジュールの一例を示す斜視図である。

〔発明を実施するための最良の形態〕

以下、本発明の実施の形態について、図面を参照しながら説明する。

(第 1 の実施形態)



本発明の第 1 の実施形態について、図 1 を参照しながら説明する。

本発明の第 1 の実施形態では、熱伝導率が高い放熱用部材として、金属またはセラミックス等の、回路素子以外の他の部材を用いる場合の形態における第一の例について説明する。

- 5 図 1 は、本発明の第 1 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 1 に示した回路素子内蔵モジュール 5 1 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線（配線パターン） 1 2 および信号パターン 1 2 a と、複数の配線 1 2 を所定の接続関係となるように相互に電氣的に接続するインナービア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と伝熱的に接続するように埋設された回路素子 1 4 および回路素子 1 5 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された、電気絶縁性材料 1 1 よりも熱伝導率が高い放熱用部材 1 3 とを有して構成されている。なお、図 1 に示す回路素子内蔵モジュール 5 1 は、基板（層） 2 0 1、基板（層） 2 0 2 および基板（層） 2 0 3 が積層されることによって構成されている。

電気絶縁性材料 1 1 は、無機質フィラーと電気絶縁性樹脂との混合物によって構成されている。無機質フィラーとしては、例えば、酸化アルミニウム、酸化マグネシウム、窒化ボロン、窒化アルミニウム、二酸化珪素、炭化珪素およびフェライト等を用いることができる。また、電気絶縁性樹脂としては、例えば、エポキシ樹脂、フェノール樹脂、シアネート樹脂、弗素樹脂、ポリエステル、ポリフェニレンエーテルおよびポリイミド等の熱硬化性樹脂を用いることができる。この電気絶縁性材料 1 1 は、前記無機質フィラーと電気絶縁性樹脂との配合比が、電気絶縁性材料 1 1 の線膨張係数、熱伝導率、比誘電率、透磁率等の諸特性が適切な値となるように決定されている。例えば、回路素子 1 4 が発熱性の大きい回路素子である場合、機器動作時に発生する回路素子 1 4 からの

熱によって、回路素子 1 4 の近傍の電気絶縁性材料 1 1 は熱膨張する。しかし、電気絶縁性材料 1 1 の線膨張係数が上述した手段によって回路素子 1 4 の線膨張係数に近づけられていれば、回路素子 1 4 の近傍の電気絶縁性材料 1 1 の熱膨張量は小さくなる。この場合、回路素子 1 4 の  
5 温度変化による電気絶縁性材料 1 1 の内部応力を低減することができるので、回路素子内蔵モジュール 5 1 の動作の信頼性を向上させることが可能となる。

配線 1 2 および信号パターン 1 2 a は、電気導電性を有する物質からなり、例えば、銅箔や導電性樹脂組成物等が所定の形状に成型されること  
10 によって構成されている。このように、電気導電性の高い物質を用いることにより配線の面積を低減することができるので、回路素子内蔵モジュール 5 1 の小型化に有効である。これらの配線 1 2 および信号パターン 1 2 a は、回路素子 1 4 と放熱用部材 1 3 との間にも配設されている。

15 回路素子 1 4 は、パワートランジスタ、三端子レギュレータ等の電源用 IC 等の能動素子であり、比較的発熱温度が高くかつ発熱量の大きい回路素子である。一方、回路素子 1 5 は、セラミックコンデンサ、固体電解コンデンサ、インダクタ等の受動素子であり、比較的発熱温度が低くかつ発熱量の小さい回路素子である。これらの回路素子 1 4 および回  
20 路素子 1 5 は、配線 1 2 上の所定の位置に、半田付け等の任意の実装手段によって実装されている。また、回路素子 1 4 および回路素子 1 5 の主面および側面は電気絶縁性材料 1 1 と接触しており、すなわち電気絶縁性材料 1 1 と伝熱的に接続されている。

熱伝導率が高い放熱用部材 1 3 としては、金属やセラミックス等を用  
25 いることが望ましい。その理由は、金属やセラミックス等の熱伝導率は無機質フィラーと熱硬化性樹脂からなる電気絶縁性材料 1 1 の熱伝導率よりも二桁から一桁程度高いため、例えば回路素子 1 4 から発生した熱を効率良く外部へ放出することができるからである。なお、金属の種類

としては、銅（熱伝導率：398（W/m・K））、アルミニウム（熱伝導率：237（W/m・K））等が適している。また、セラミックスの種類としては、酸化アルミニウム（熱伝導率：22（W/m・K））、窒化アルミニウム（熱伝導率：170（W/m・K））等が適している。

- 5      熱伝導率が高い放熱用部材13を金属で構成した場合には、金属には電磁ノイズの遮蔽効果があることから、例えば回路素子14から発生するノイズや、外部から照射されるノイズ等を遮蔽することが可能になる。また、熱伝導率が高い放熱用部材13をセラミックスで構成した場合にも、そのセラミックスの表面（少なくともセラミックスの実装面と半対  
10    面）に金属膜を形成することによって、同様の効果を得ることが可能になる。

- 熱伝導率が高い放熱用部材13は、チップ部品形状を有していることが望ましい。その理由は、放熱用部材13がチップ部品形状を有することによって、この放熱用部材13を、従来から一般的に用いられている  
15    チップ部品実装設備を用いて実装することが可能になるからである。また、この放熱用部材13の厚みは、同一配線層上に配設されるその他の回路素子15の厚みと同等もしくは同等以下であることが望ましい。その理由は、放熱用部材13と回路素子15との厚みを同等もしくは同等以下とすることによって、回路素子内蔵モジュールの厚みに影響を与える  
20    ことが無く、その小型化が可能になるからである。

熱伝導率が高い放熱用部材13と配線12との電気的な絶縁が必要である場合には、放熱用部材13の表面に絶縁膜を形成すれば良い。なお、放熱用部材13がセラミックスである場合には、セラミックスは元来絶縁物であるので、特に絶縁膜を形成する必要は無い。

- 25    また、熱伝導率が高い放熱用部材13の厚みは、配線12や信号パターン12aの厚みよりも厚く構成されていることが好ましい。また、この場合、放熱用部材13の厚みは、0.1mm以上でありかつ1.0mm以下であることが好適とされる。これにより、回路素子14から発生

する熱を効果的に放出することが可能になる。

また、放熱用部材 1 3 と回路素子 1 4 との間隔は、0 mm を超えかつ 0.5 mm 以下であることが望ましい。これにより、回路素子 1 4 から発生する熱を更に効果的に放出することが可能になる。

- 5     インナービア 4 1 は、回路素子内蔵モジュール 5 1 に着設された複数の配線 1 2 を所定の回路が形成されるように相互に電氣的に接続している。このインナービア 4 1 の内部には導電性樹脂が充填されており、この導電性樹脂が配線 1 2 の表面と電氣的に接続することによって、対向するそれぞれの配線 1 2 を電氣的に接続している。このインナービア 4
- 10    1 は、回路素子内蔵モジュール内における複数の配線 1 2 を所定の回路を形成するように電氣的に接続すると共に、それらの配線 1 2 を相互に伝熱的に接続している。なお、配線を相互に電氣的に接続する方法としては、上記の如くインナービアによる場合の他に、スルーホールによる場合もある。しかしながら、回路素子の高密度実装という観点では、イン
- 15    ナービアを用いた場合の方がより適している。

- ここで、図 1 に示すように、回路素子内蔵モジュール 5 1 では、電気絶縁性材料 1 1 よりも熱伝導率が高い放熱用部材 1 3 が、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設されている。従って、回路素子 1 4 から発生した熱は回路素子 1 4 上の電気絶縁
- 20    性材料 1 1 に伝わり、さらに、配線 1 2 を経由して熱伝導率が高い放熱用部材 1 3 へ移動する。そして、再び電気絶縁性材料 1 1 と配線 1 2 とを經由することによって、回路素子内蔵モジュール 5 1 の外部へと放出される。その結果、機器動作時における回路素子 1 4 の温度上昇が抑制されるため、回路素子 1 4 の破損を防止することが可能になると共に、
- 25    回路素子内蔵モジュール 5 1 は連続的に正常に動作するようになる。また、熱伝導率が高い放熱用部材 1 3 が配設されることにより放熱性が改善されるので、電気絶縁性材料 1 1 における無機質フィラーの重量比率を低下させることが可能となる。これによって、回路素子内蔵モジュール



ル 5 1 を製造する際の回路素子 1 4 等の埋め込み性が改善される。また、回路素子 1 4 等に加わる外部応力が低減するので、回路素子の破損を防止することが可能になる。

(第 2 の実施形態)

5 本発明の第 2 の実施形態について、図 2 を参照しながら説明する。

本発明の第 2 の実施形態では、熱伝導率が高い放熱用部材として、金属またはセラミックス等の、回路素子以外の他の部材を用いる場合の形態における第二の例について説明する。

10 図 2 は、本発明の第 2 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 2 に示した回路素子内蔵モジュール 5 1 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線 1 2 と、複数の配線 1 2 を所定の接続関係となるように相互に電氣的に接続する複数のインナーピ  
ア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と  
15 伝熱的に接続するように埋設された回路素子 1 4 および回路素子 1 5 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された、電気絶縁性材料 1 1 よりも熱伝導率が高い複数の放熱用部材 1 3 と、スルーホール 1 7 とを有して構成されている。

ここで、図 2 に示すように、回路素子内蔵モジュール 5 1 は、熱伝導  
20 率が高い放熱用部材 1 3 を二個有して構成されている。そして、これらの放熱用部材 1 3 は、相互に略平行となるように配設されていると共に、回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設されている。さらに、複数ある放熱用部材 1 3 の内の一つは、スルー  
25 ホール 1 7 に対して伝熱的に、直に接続されている。従って、図 2 に示したように回路素子 1 4 が回路素子内蔵モジュール 5 1 の深部に配設されている場合であっても、回路素子 1 4 から発生した熱は、電気絶縁性材料 1 1 と配線 1 2 とを經由して熱伝導率が高い放熱用部材 1 3 へ移動し、さらにスルーホール 1 7 を經由して回路素子内蔵モジュール 5 1 の主面

へと伝達される。そして、回路素子内蔵モジュール 5 1 の主面に達した熱は、その主面から回路素子内蔵モジュール 5 1 の外部へと放出される。その結果、本実施の形態によっても、本発明の第 1 の実施形態に係る形態と同様の効果が得られる。なお、その他については、第 1 の実施形態  
5 と同様である。

(第 3 の実施形態)

本発明の第 3 の実施形態について、図 3 を参照しながら説明する。

本発明の第 3 の実施形態では、熱伝導率が高い放熱用部材として、金属またはセラミックス等の、回路素子以外の他の部材を用いる場合の形  
10 態における第三の例について説明する。

図 3 は、本発明の第 3 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 3 に示した回路素子内蔵モジュール 5 1 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線 1 2 と、複数の配線 1 2 を  
15 所定の接続関係となるように相互に電氣的に接続する複数のインナービア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と伝熱的に接続するように埋設された回路素子 1 4 および回路素子 1 5 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された、電気絶縁性材料 1 1 よりも熱伝導率が高い放熱用部材 1 3  
20 と、この放熱用部材 1 3 と伝熱的に接続されている筐体 3 1 とを有して構成されている。

ここで、図 3 に示すように、回路素子内蔵モジュール 5 1 では、熱伝導率が高い放熱用部材 1 3 が、回路素子 1 4 と略平行とされかつ対向する関係となるように配設されていると共に、回路素子内蔵モジュール 5  
25 1 の表面に露出するように配設されている。そして、熱伝導率が高い放熱用部材 1 3 の上部には、外部への強制冷却手段である筐体 3 1 が伝熱的に密着または接着されている。従って、回路素子 1 4 から発生した熱は、電気絶縁性材料 1 1 を経由して熱伝導率が高い放熱用部材 1 3 へ移

動し、さらに筐体 3 1 を経由して回路素子内蔵モジュール 5 1 の外部へと放出される。その結果、本実施の形態によっても、本発明の第 1 の実施形態に係る形態と同様の効果が得られる。なお、その他については、第 1 の実施形態と同様である。

5 (第 4 の実施形態)

本発明の第 4 の実施形態について、図 4 を参照しながら説明する。

本発明の第 4 の実施形態では、熱伝導率が高い放熱用部材として、金属またはセラミックス等の、回路素子以外の他の部材を用いる場合の形態における第四の例について説明する。

10 図 4 は、本発明の第 4 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 4 に示した回路素子内蔵モジュール 5 1 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線 1 2 と、複数の配線 1 2 を所定の接続関係となるように相互に電氣的に接続する複数のインナーピ  
15 ア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と伝熱的に接続するように埋設された回路素子 1 4 および回路素子 1 5 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された、電気絶縁性材料 1 1 よりも熱伝導率が高い複数の放熱用部材 1 3 とを有して構成されている。

20 ここで、図 4 に示すように、回路素子内蔵モジュール 5 1 では、熱伝導率の高い複数の放熱用部材 1 3 が、回路素子内蔵モジュール 5 1 の一方の主面を形成する配線 1 2 上において、複数個配設されている。従って、回路素子 1 4 から発生した熱は、電気絶縁性材料 1 1 を経由して熱伝導率が高い放熱用部材 1 3 へ移動し、さらに配線 1 2 を経由して回路  
25 素子内蔵モジュール 5 1 の外部へと放出される。その結果、本実施の形態によっても、本発明の第 1 の実施形態に係る形態と同様の効果が得られる。なお、その他については、第 1 の実施形態と同様である。

(第 5 の実施形態)

本発明の第 5 の実施形態について、図 5 を参照しながら説明する。

本発明の第 5 の実施形態では、熱伝導率が高い放熱用部材として、回路素子を用いる場合の形態における第一の例について説明する。

図 5 は、本発明の第 5 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。

図 5 に示した回路素子内蔵モジュール 5 2 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線 1 2 と、複数の配線 1 2 を所定の接続関係となるように相互に電氣的に接続する複数のインナービア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と伝熱的に接続するように埋設された回路素子 1 4 および回路素子 1 5 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された、電気絶縁性材料 1 1 よりも熱伝導率が高い回路素子 1 9 とを有して構成されている。

ここで、図 5 に示すように、回路素子内蔵モジュール 5 2 では、熱伝導率の高い放熱用部材として、回路構成素子である回路素子 1 9 が用いられている。そして、この回路素子 1 9 は、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配線 1 2 上の所定の位置に配設されている。従って、回路素子 1 4 から発生した熱は、電気絶縁性材料 1 1 と配線 1 2 とを経由して回路素子 1 9 へ移動し、さらに電気絶縁性材料 1 1 を経由して回路素子内蔵モジュール 5 2 の外部へと放出される。その結果、本実施の形態によっても、本発明の第 1 の実施形態に係る形態と同様の効果が得られる。なお、その他については、第 1 の実施形態と同様である。

熱伝導率が高いこの回路素子 1 9 は、回路素子内蔵モジュールを構成する電子回路において機能的に動作する回路素子であり、例えば、コンデンサ、インダクタ、抵抗、半導体デバイス等の様々な回路素子が対象となり得る。回路素子 1 4 が大電力を取扱う半導体デバイスである場合には、この回路素子内蔵モジュール 5 2 における特に図示しない電源ラ



インには、平滑用のコンデンサを実装する必要がある。また、コンバータなどのパワー変換回路においては、インダクタは半導体デバイスの近傍に配設される必要がある。このような場合、大電力を取り扱うことによって回路素子 14 から発生する熱は、上述の如くその回路素子 14 の近傍に配置されるコンデンサ、インダクタ等の効果によって、回路素子内蔵モジュール 52 の外部へと放出される。本実施の形態は、第 1 の実施形態のように、回路素子 14 の冷却のためだけに用いられる部材を新たに加えるものではないので、回路素子の実装密度を高密度化することが可能になる。さらには、熱伝導率が高い回路素子 19 を回路素子 14 の近傍に配設することにより、相互を電氣的に接続するための配線が最短化されるので、回路から発生するノイズの低減化にも有効である。また、配線自身のインダクタ等も極小化できるので、回路素子内蔵モジュールとしての性能向上が図られ得る。

放熱用の回路素子 19 として積層セラミックコンデンサを用いることによって、回路素子 14 から発生した熱を効率良く外部へ放出することが可能になる。その理由は、一般的な積層セラミックコンデンサには誘電体材料として熱伝導率が小さいチタン酸バリウムが用いられているが、積層セラミックコンデンサの内部には体積的に半分近くを占める、ニッケル、銅または銀等で構成される金属内部電極があるからである。このため、積層セラミックコンデンサの熱伝導率は優れており、層状に構成された金属内部電極により、特に横方向については金属と同程度の熱伝導率が得られる。これにより、回路素子 14 から発生する熱の放出が良好に行われる。

#### (第 6 の実施形態)

本発明の第 6 の実施形態について、図 6 を参照しながら説明する。

本発明の第 6 の実施形態では、熱伝導率が高い放熱用部材として、回路素子を用いる場合の形態における第二の例について説明する。

図 6 は、本発明の第 6 の実施形態に係る回路素子内蔵モジュールの構

成を模式的に示した断面図である。

本実施の形態では、熱伝導率が高い放熱用部材として、固体電解コンデンサを用いる例について示している。固体電解コンデンサとは、一般的に、表面積を増やすためにエッチングされた弁金属薄板の表面に陽極用酸化皮膜を形成し、その弁金属薄板と陽極用酸化被膜との複合体を誘電体として利用するものである。そして、固体電解コンデンサは、前記誘電体における陽極引き出し部以外の部分に固体電解質、カーボン層、銀導電性樹脂層を形成し（この段階のものをコンデンサ素体という）、さらに陽極端子と陰極端子とを接続し、その後、トランスファーモールドやポッティング等によりパッケージを施すことによって製造される。しかし、トランスファーモールドやポッティング等によってパッケージングする固体電解コンデンサは小型化が困難であると共に、その固体電解コンデンサの熱伝導率が低いため、回路素子内蔵モジュールには適さない。そこで、本実施の形態では、コンデンサ素体に陽極端子および陰極端子を接続せず、コンデンサ素体のままで配線上に直接配設することによって、回路素子内蔵モジュールを構成した。

図 6 に示した回路素子内蔵モジュール 5 2 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線 1 2 と、複数の配線 1 2 を所定の接続関係となるように相互に電氣的に接続する複数のインナービア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と伝熱的に接続するように埋設された回路素子 1 4 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された弁金属薄板 3 2 と、弁金属薄板 3 2 の周囲に形成されたカーボン層 3 3 と、カーボン層 3 3 と配線 1 2 とを電氣的に接続する銀導電性樹脂層 3 4 とを有して構成されている。固体電解コンデンサとして機能するコンデンサ素体は、弁金属薄板 3 2 とカーボン層 3 3 と銀導電性樹脂層 3 4 と、特に図示されない陽極用酸化被膜と固体電解質とで構成されている。そして、このようにして構成されたコンデンサ素体が、回路素子 2 0 として

用いられている。

ここで、図 6 に示すように、回路素子内蔵モジュール 5 2 では、熱伝導率の高い放熱用部材として、回路構成素子である回路素子 2 0 が用いられている。そして、この回路素子 2 0 は、前記回路素子 1 4 の主面に  
5 略平行とされかつ対向する関係となるように配線 1 2 上の所定の位置に配設されている。従って、回路素子 1 4 から発生した熱は、電気絶縁性材料 1 1 と配線 1 2 とを経由して回路素子 2 0 へ移動し、さらに電気絶縁性材料 1 1 を経由して回路素子内蔵モジュール 5 2 の外部へと放出される。その結果、本実施の形態によっても、本発明の第 1 の実施形態に  
10 係る形態と同様の効果が得られる。なお、その他については、第 1 の実施形態と同様である。

固体電解コンデンサとしては、例えば、アルミ固体電解コンデンサが好適に用いられている。その理由は、このアルミ固体電解コンデンサでは弁金属薄板 3 2 としてアルミニウム板が用いられており、このアルミ  
15 ニウム板が体積的に前記コンデンサ素体の半分近くを占めているため、素子の熱伝導率が優れているからである。

また、本実施の形態におけるコンデンサ素体は、電気絶縁性材料 1 1 により内蔵されているので、改めてトランスファーマールドやポッティング等によってパッケージングする必要は無い。

20 (第 7 の実施形態)

本発明の第 7 の実施形態について、図 7 を参照しながら説明する。

本発明の第 7 の実施形態では、熱伝導率が高い放熱用部材として、回路素子を用いる場合の形態における第三の例について説明する。

図 7 は、本発明の第 7 の実施形態に係る回路素子内蔵モジュールの構成を模式的に示した断面図である。  
25

図 7 に示した回路素子内蔵モジュール 5 2 は、電気絶縁性材料 1 1 と、電気絶縁性材料 1 1 に着設された複数の配線 1 2 と、複数の配線 1 2 を所定の接続関係となるように相互に電氣的に接続する複数のインナーピ

ア 4 1 と、前記配線 1 2 に電氣的に接続されかつ電気絶縁性材料 1 1 と伝熱的に接続するように埋設された回路素子 1 4 および回路素子 1 5 と、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配設された、電気絶縁性材料 1 1 よりも熱伝導率が高い回路素子 2 1 とを有して構成されている。この回路素子 2 1 はインダクタであり、シート状の巻線導体 2 2 と磁性体層 2 3 とを有して構成されている。

ここで、図 7 に示すように、回路素子内蔵モジュール 5 2 では、熱伝導率の高い放熱用部材として、回路構成素子である回路素子 2 1 が用いられている。そして、この回路素子 2 1 は、前記回路素子 1 4 の主面に略平行とされかつ対向する関係となるように配線 1 2 上の所定の位置に配設されている。従って、回路素子 1 4 から発生した熱は、電気絶縁性材料 1 1 と配線 1 2 とを經由して回路素子 2 1 へ移動し、さらに電気絶縁性材料 1 1 を經由して回路素子内蔵モジュール 5 2 の外部へと放出される。その結果、本実施の形態によっても、本発明の第 1 の実施形態に係る形態と同様の効果が得られる。なお、その他については、第 1 の実施形態と同様である。

一般的に、インダクタを構成する部材としては、巻線導体には金属が、また磁性体層には焼結磁性体や金属等が用いられる。これらの金属や焼結磁性体の熱電度率は高く、従ってインダクタの熱伝導率も高いため、回路素子内蔵モジュールには適している。しかしながら、一般的なインダクタは焼結磁性体に導線を巻き付けた構成であるので、インダクタの薄型化が困難である。また、焼結磁性体は成形時の加圧によって破壊される可能性がある。さらに、導線を巻回して構成した巻線では内部に空隙があるため、埋め込み用の回路素子としては適さない。そこで、本実施の形態では、図 7 に示すように、シート状の巻線導体 2 2 と磁性体層 2 3 とを平面状に配置することによって、インダクタ 2 1 を構成した。このようにして構成された平面状のインダクタ 2 1 は、その形状から、素子埋設時の成形圧力に対しても強い。なお、この巻線導体 2 2 は、平



面性が良好であることから、シート状コイルとすることが望ましい。このシート状コイルの製造方法としては、エッチング法やメッキ法による方法がある。しかし、エッチング法では、コイルの巻線と巻線との間に導体厚み以上の線間距離が形成されるため、巻線部分の全断面積に対する導体断面積の割合、すなわち占積率を高くすることが困難である。例えば、エッチング法における占積率は通常50%以下となる。このため、メッキ法によりシート状コイルを製造することが望ましい。このメッキ法では、導体厚みが80  $\mu\text{m}$ 以上の巻線であっても、線間距離を20  $\mu\text{m}$ 以下とする事が可能である。すなわち、前記占積率を向上させることが可能である。占積率が向上されれば、インダクタの抵抗成分が下がり、従ってインダクタによる電力損失を低減することが可能になる。また、導体体積を向上することができるので、インダクタの熱伝導率を一層高めることが可能になる。エッチング法やメッキ法によって形成したインダクタにおいては、導体と導体との間には樹脂を充填する。このことによって巻線の内部に空隙が無くなると同時に、導体間の電氣的絶縁性を高めることが可能になる。また、シート状の巻線の中央部や周辺部に孔を形成しておき、この孔に磁性材料を充填させることによってインダクタを構成しても良い。この場合、充填に用いる磁性材料としては、樹脂に焼結磁性体粉末や金属磁性粉末を配合させたものを用いることができる。このような方法とすることによって、インダクタ21の厚み方向の熱伝導率が改善されると同時に、インダクタ21のインダクタンス値を高めることも可能なる。

磁性体層23としては、焼結磁性体や、磁性粉末と樹脂との混合物や、金属磁性箔体等が挙げられる。その中でも、磁性粉末と樹脂との混合物や金属磁性箔体の強度は高く、インダクタを構成した場合の素子の強度が向上するため、埋設する回路素子として適している。特に、金属磁性箔体の透磁率は高く、ノイズ遮蔽効果があるので、例えば半導体素子のようにノイズの影響を受けるものに対して近接して配設することによっ

て、ノイズの影響を低減させることが可能になるという効果もある。なお、巻線導体 22 はここでは単層となっているが、多層であっても良い。巻線導体 22 を多層で形成することによって、巻線の端子配置が行い易くなるという効果が得られる。

#### 5 (第 8 の実施形態)

本発明の第 8 の実施形態について、図 8 ～図 10 を参照しながら説明する。

本発明の第 8 の実施形態では、回路素子内蔵モジュールの一例として、スイッチング電源モジュールについて説明する。

10 図 8 はスイッチング電源モジュールの一例の一部分を模式的に示す断面図であり、図 9 は別構成のスイッチング電源モジュールの一部分を模式的に示す断面図である。また、図 10 は、スイッチング電源モジュールの一般的な回路図を示している。

図 8 および図 9 に示すスイッチング電源モジュール 53 において、回路  
15 素子 24 は制御回路を内蔵したパワー半導体デバイスであり、また回路素子 20 は第 6 の実施形態において説明した固体電解コンデンサであり、さらに回路素子 21 は第 7 の実施形態において説明したインダクタである。なお、図 9 に示すスイッチング電源モジュール 53 は、このスイッチング電源モジュールを他の基板へ電氣的に接続するための端子 43 と、  
20 インダクタ 21 を覆う望ましくは金属製のケース 42 とを有して構成されている。また、図 8 および図 9 において、電気絶縁性材料 11、配線 12、インナービア 41 については、第 1 ～ 7 の実施形態と同様である。

通常、スイッチング電源においては、パワー半導体デバイスである回路素子 24 における電力損失が支配的であるため、この回路素子 24 からの発熱は非常に大きい。そこで、本実施の形態では、図 8 および図 9  
25 に示すように、パワー半導体デバイスであるその回路素子 24 に対向して固体電解コンデンサである回路素子 20 およびインダクタである回路素子 21 を配設することにより、回路素子 24 から発生する熱をスイッ

チング電源モジュール 53 の外部へと放出する構成としている。

図 10 はスイッチング電源モジュールの一般的な回路図である。なお、図 10 に示した回路図の例は、いわゆる降圧型スイッチング電源回路の回路図である。ここで、回路素子 24 は制御回路を内蔵したパワー半導体デバイスであり、回路素子 21 はインダクタであり、回路素子 20 は固体電解コンデンサである。通常、スイッチング電源モジュールからスイッチング周波数 1 MHz で 1 W 程度の出力を得るためには、回路素子 21 には  $\mu$  H オーダーのインダクタンスが、また、回路素子 20 には  $\mu$  F オーダーのキャパシタンスが必要である。そして、そのようなスイッチング電源モジュールからは、回路内にスイッチング周波数に対応するパルス電圧とパルス電流とが発生するため、パルス状のノイズが発生する。このパルス状のノイズを低減させるためには、パワー半導体デバイスである回路素子 24 と、固体電解コンデンサおよびインダクタである回路素子 20 および回路素子 21 とを極力近接するように配設する必要がある。ここで、図 8 および図 9 に示したスイッチング電源モジュール 53 では、回路素子 24 と、回路素子 20 および回路素子 21 とが相互に近接するように配設されているため、それらの回路素子を電氣的に接続するための配線は最短とされている。その結果、スイッチング周波数に対応して発生するパルス状のノイズを効果的に抑制することが可能である。また、回路素子 21 が低透磁率の磁性体を用いたインダクタである場合には、そのインダクタからの漏れ磁束が半導体デバイスやその周辺回路に悪影響を及ぼす恐れが有る。しかし、図 8 および図 9 に示したように、回路素子 21 と回路素子 24 との間に回路素子 20 を挿入することによって、その回路素子 20 のシールド効果により、インダクタからの漏れ磁束による悪影響を抑制することが可能になる。

なお、本実施の形態では回路素子 20 を固体電解コンデンサとしたが、これに限定されるものではなく、セラミックコンデンサ等の熱伝導率が高いコンデンサであっても良い。

### (第 9 の実施形態)

本発明の実施の形態において、上述した第 1 ～ 8 の実施形態では、発熱性を有する回路素子から発生した熱が放熱用部材及び電気絶縁性材料を介して回路素子内蔵モジュールの外部へ放出される機構について説明  
5 した。

ところで、通常、回路素子内蔵モジュールは、マザーボード（メインボード）上に実装されている。そのため、発熱性を有する回路素子を冷却する方法としては、その回路素子から発生した熱を、回路素子内蔵モジュールを介してマザーボードへ移動させる方法がある。この場合、発熱性を有する回路素子を効率良く冷却するためには、回路素子内蔵モジュール内の放熱用部材を、発熱性を有する回路素子とマザーボードとの間に、少なくともそれぞれに対向する領域を有するようにして配設する。放熱用部材をそのように配設することによって、回路素子から発生した熱は、マザーボードへ効率良く移動するようになる。放熱用部材を上記  
10 15 の如く配設して回路素子内蔵モジュールを構成することは、本発明の第 1 ～ 8 の実施形態を含め、あらゆる形態において応用可能であり、かつ有効となり得る。

### (第 10 の実施形態)

本発明の第 10 の実施形態について、図 11 ～ 図 13 を参照しながら  
20 説明する。

図 11 は、本実施の形態における回路素子内蔵モジュール 54 を模式的に示した断面図である。

本実施の形態においては、図 11 に示した構造を有する回路素子内蔵モジュール 54 を用いて、以下の如く実験を行った。

図 11 において、回路素子 14 は、その主面の寸法が  $2\text{ mm} \times 2\text{ mm}$  である半導体素子である。そして、その回路素子 14 と配線 12 との間隙における電気絶縁性材料 11 の厚み  $11\text{ d}$  は  $0.4\text{ mm}$  である。また、前記回路素子 14 と対向して配設された熱伝導率が高い放熱用部材 13  
25



の厚み 1 3 d は 0.3 mm である。さらに、電気絶縁性材料 1 1 の熱伝導率は 3 ( $\text{W}/\text{m} \cdot \text{K}$ ) であり、放熱用部材 1 3 の熱伝導率は 400 ( $\text{W}/\text{m} \cdot \text{K}$ ) である。このように構成された回路素子内蔵モジュール 5 4 において回路素子 1 4 を動作させ、その回路素子 1 4 から発生した熱の移動に関する調査を行った。なお、回路素子 1 4 から発生した熱の放出は回路素子内蔵モジュール 5 4 の上面からのみとするため、回路素子内蔵モジュール 5 4 の上面（放熱用部材 1 3 に近接した面）を冷却した。

図 1 2 は、上記実験によって得られた第一の結果について示しており、回路素子 1 4 と放熱用部材 1 3 との対向する部分の面積の、回路素子 1 4 の主面の面積に対する比率と、回路素子 1 4 から放熱用部材 1 3 へ熱が伝わる際の熱抵抗比率との関係を表した模式図である。そして、横軸は面積比 (%) を、また縦軸は熱抵抗比を、それぞれ示している。

図 1 2 に示された特性曲線によって明示されるように、熱伝導率が高い放熱用部材 1 3 の主面の、回路素子 1 4 の主面と対向する部分の面積が増大するにつれて、熱抵抗は減少する。そして、面積比が 40 % 付近において、特性曲線上には変曲点が存在している。すなわち、熱伝導率が高い放熱用部材 1 3 の主面の回路素子 1 4 と対向する部分の面積を、回路素子 1 4 の主面の面積の 40 % 以上とすることによって、回路素子 1 4 から発生した熱を安定して効率良く外部へ放出することが可能になることが判明した。

一方、図 1 3 は、上記実験によって得られた第二の結果について示しており、熱伝導率が高い放熱用部材 1 3 を同一面積で回路素子 1 4 に対向させた場合における、電気絶縁性材料 1 1 と放熱用部材 1 3 との熱伝導率の比率と、回路素子 1 4 から放熱用部材 1 3 へ熱が伝わる際の熱抵抗比率との関係を表した模式図である。そして、横軸は熱伝導率の倍率（倍）を、また縦軸は熱抵抗比を、それぞれ示している。

図 1 3 に示された特性曲線によって明示されるように、熱伝導率が高い放熱用部材 1 3 の熱伝導率の倍率が大きくなるにつれて、熱抵抗は減

少する。そして、熱伝導率の倍率が3倍付近において、特性曲線上には変曲点が存在している。すなわち、熱伝導率が高い放熱用部材13の熱伝導率を、電気絶縁性材料11の熱伝導率の3倍以上とすることによって、回路素子14から発生した熱を安定して効率良く外部へ放出することが可能になることが判明した。

なお、以上の説明では、回路素子内蔵モジュールについての例を挙げて説明したが、例えば回路素子を内蔵するプリント配線板等であっても、さらに他の用途に採用される装置であっても、本発明を実施または応用することができる。

10 上記説明から、当業者にとっては、本発明の多くの改良や他の実施形態が明らかである。従って、上記説明は、例示としてのみ解釈されるべきであり、本発明を実行する最良の態様を当業者に教示する目的で提供されたものである。本発明の精神を逸脱することなく、その構造及び／又は機能の詳細を実質的に変更できる。

15 〔産業上の利用の可能性〕

本発明に係る回路素子内蔵モジュールは、製造が容易であり、また、小型化における阻害要因を有さず、更に、回路素子から発生する熱を効率良く外部へ放出することが可能な樹脂系の電気絶縁性材料を用いる回路素子内蔵モジュールとして有用である。

## 請 求 の 範 囲

1. 略二次元状に形成された複数の配線が電気絶縁性材料を介して  
5 積層されており、該電気絶縁性材料は少なくともフィラーと電気絶縁性樹脂とを含む混合物からなり、前記配線に一以上の回路素子が電氣的に接続されかつ該回路素子の少なくとも一部が前記電気絶縁性材料の内部に埋設されている回路素子内蔵モジュールであって、

前記電気絶縁性材料よりも熱伝導率が高い放熱用部材を備え、かつ該  
10 放熱用部材と、前記回路素子の内の少なくとも前記回路素子内蔵モジュール内で最も温度上昇の高い高発熱性回路素子とが前記配線の積層方向から見て重なりを有するように配置されていることを特徴とする回路素子内蔵モジュール。

2. 前記放熱用部材と前記高発熱性回路素子とが前記配線の積層方  
15 向において対向するように配置されていることを特徴とする、請求の範囲第1項に記載の回路素子内蔵モジュール。

3. 前記放熱用部材が前記電気絶縁性材料の表面に配設されていることを特徴とする、請求の範囲第1項または第2項に記載の回路素子内蔵モジュール。

20 4. 前記配線の積層方向から見て、前記放熱用部材の面積は前記高発熱性回路素子の面積よりも広いことを特徴とする、請求の範囲第3項に記載の回路素子内蔵モジュール。

5. 前記高発熱性回路素子が前記電気絶縁性材料の表面に配設されていることを特徴とする、請求の範囲第1項または第2項に記載の回路  
25 素子内蔵モジュール。

6. 前記放熱用部材は前記配線と電氣的に接続されていることを特徴とする、請求の範囲第1項に記載の回路素子内蔵モジュール。

7. 前記複数の配線を互いに電氣的に接続する電気伝導性部材が前

記電気絶縁性材料に接して設けられており、該電気伝導性部材と前記放熱用部材とが伝熱的に接続する部分を有して配設されていることを特徴とする、請求の範囲第6項に記載の回路素子内蔵モジュール。

8. 前記電気伝導性部材はスルーホールであることを特徴とする、  
5 請求の範囲第7項に記載の回路素子内蔵モジュール。

9. 前記電気伝導性部材はインナービアであることを特徴とする、  
請求の範囲第7項に記載の回路素子内蔵モジュール。

10. 前記放熱用部材はチップ部品形状を有していることを特徴とする、  
請求の範囲第6項に記載の回路素子内蔵モジュール。

10 11. 前記放熱用部材は金属を主成分とする部材であることを特徴とする、  
請求の範囲第10項に記載の回路素子内蔵モジュール。

12. 前記放熱用部材はセラミックスを主成分とする部材であることを特徴とする、  
請求の範囲第10項に記載の回路素子内蔵モジュール。

13. 前記放熱用部材の熱伝導率は、前記電気絶縁性材料の熱伝導  
15 率の3倍以上であることを特徴とする、請求の範囲第1項に記載の回路  
素子内蔵モジュール。

14. 前記高発熱性回路素子と前記放熱用部材とは、前記配線の積  
層方向から見て互いに重なり合う部分の面積が前記高発熱性回路素子の  
前記配線の積層方向から見た面積の40%以上となるように配設されて  
20 いることを特徴とする、請求の範囲第1項に記載の回路素子内蔵モジュ  
ール。

15. 前記高発熱性回路素子と前記放熱用部材との距離が0mmを  
超えかつ0.5mm以下であることを特徴とする、請求の範囲第1項に  
記載の回路素子内蔵モジュール。

25 16. 前記高発熱性回路素子と前記放熱用部材とが少なくとも前記  
電気絶縁性材料を介して密着していることを特徴とする、請求の範囲第  
1項に記載の回路素子内蔵モジュール。

17. 前記高発熱性回路素子と前記放熱用部材との間に前記配線が



更に配設されていることを特徴とする、請求の範囲第16項に記載の回路素子内蔵モジュール。

18. 前記放熱用部材の厚みが前記配線の厚みより厚いことを特徴とする、請求の範囲第1項に記載の回路素子内蔵モジュール。

5 19. 前記放熱用部材の厚みが0.1mm以上でありかつ1.0mm以下であることを特徴とする、請求の範囲第18項に記載の回路素子内蔵モジュール。

20. 前記放熱用部材が前記回路素子の内の前記電気絶縁性材料よりも熱伝導率が高い放熱用回路素子であり、かつ該放熱用回路素子と、  
10 前記回路素子の内の少なくとも前記回路素子内蔵モジュール内で最も温度上昇の高い高発熱性回路素子とが前記配線の積層方向から見て重なりを有するように配置されていることを特徴とする、請求の範囲第1項に記載の回路素子内蔵モジュール。

21. 前記放熱用回路素子と前記高発熱性回路素子とが前記配線の積層方向において対向するように配置されていることを特徴とする、請求の範囲第20項に記載の回路素子内蔵モジュール。  
15

22. 前記放熱用回路素子が前記電気絶縁性材料の表面に配設されていることを特徴とする、請求の範囲第20項または第21項に記載の回路素子内蔵モジュール。

20 23. 前記配線の積層方向から見て、前記放熱用回路素子の面積は前記高発熱性回路素子の面積よりも広いことを特徴とする、請求の範囲第22項に記載の回路素子内蔵モジュール。

24. 前記高発熱性回路素子が前記電気絶縁性材料の表面に配設されていることを特徴とする、請求の範囲第20項または第21項に記載  
25 の回路素子内蔵モジュール。

25. 前記放熱用回路素子は抵抗器であることを特徴とする、請求の範囲第20項に記載の回路素子内蔵モジュール。

26. 前記放熱用回路素子はコンデンサであることを特徴とする、

請求の範囲第 20 項に記載の回路素子内蔵モジュール。

27. 前記放熱用回路素子はインダクタであることを特徴とする、請求の範囲第 20 項に記載の回路素子内蔵モジュール。

28. 前記放熱用回路素子はコンデンサとインダクタとの積層体であることを特徴とする、請求の範囲第 20 項に記載の回路素子内蔵モジュール。

29. 前記積層体は前記コンデンサが前記高発熱性回路素子の近傍となるように配設されていることを特徴とする、請求の範囲第 28 項に記載の回路素子内蔵モジュール。

30. 前記コンデンサはセラミックコンデンサであることを特徴とする、請求の範囲第 26 項または第 28 項に記載の回路素子内蔵モジュール。

31. 前記コンデンサは固体電解コンデンサであることを特徴とする、請求の範囲第 26 項または第 28 項に記載の回路素子内蔵モジュール。

32. 前記インダクタは巻線と磁性体との積層構造を備えており、かつ薄型のシート形状を有していることを特徴とする、請求の範囲第 27 項または第 28 項に記載の回路素子内蔵モジュール。

33. 前記インダクタは巻線と磁性体との積層構造を備えており、かつメッキ法によって形成されたシート状コイルを前記巻線として構成されていることを特徴とする、請求の範囲第 27 項または第 28 項に記載の回路素子内蔵モジュール。

34. 前記インダクタは巻線と磁性体との積層構造を備えており、かつ前記磁性体に少なくとも金属薄体を用いて構成されていることを特徴とする、請求の範囲第 27 項または第 28 項に記載の回路素子内蔵モジュール。

35. 前記放熱用回路素子の熱伝導率は、前記電気絶縁性材料の熱伝導率の 3 倍以上であることを特徴とする、請求の範囲第 20 項に記載

の回路素子内蔵モジュール。

36. 前記高発熱性回路素子と前記放熱用回路素子とは、前記配線の積層方向から見て互いに重なり合う部分の面積が前記高発熱性回路素子の前記配線の積層方向から見た面積の40%以上となるように配設されていることを特徴とする、請求の範囲第20項に記載の回路素子内蔵モジュール。

37. 前記高発熱性回路素子と前記放熱用回路素子との距離が0mmを超えかつ0.5mm以下であることを特徴とする、請求の範囲第20項に記載の回路素子内蔵モジュール。

10 38. 前記高発熱性回路素子と前記放熱用回路素子とが少なくとも前記電気絶縁性材料を介して密着していることを特徴とする、請求の範囲第20項に記載の回路素子内蔵モジュール。

39. 前記高発熱性回路素子と前記放熱用回路素子との間に前記配線が更に配設されていることを特徴とする、請求の範囲第38項に記載の回路素子内蔵モジュール。

40. 前記放熱用回路素子の厚みが前記配線の厚みより厚いことを特徴とする、請求の範囲第20項に記載の回路素子内蔵モジュール。

41. 前記放熱用回路素子の厚みが0.1mm以上でありかつ1.0mm以下であることを特徴とする、請求の範囲第40項に記載の回路素子内蔵モジュール。

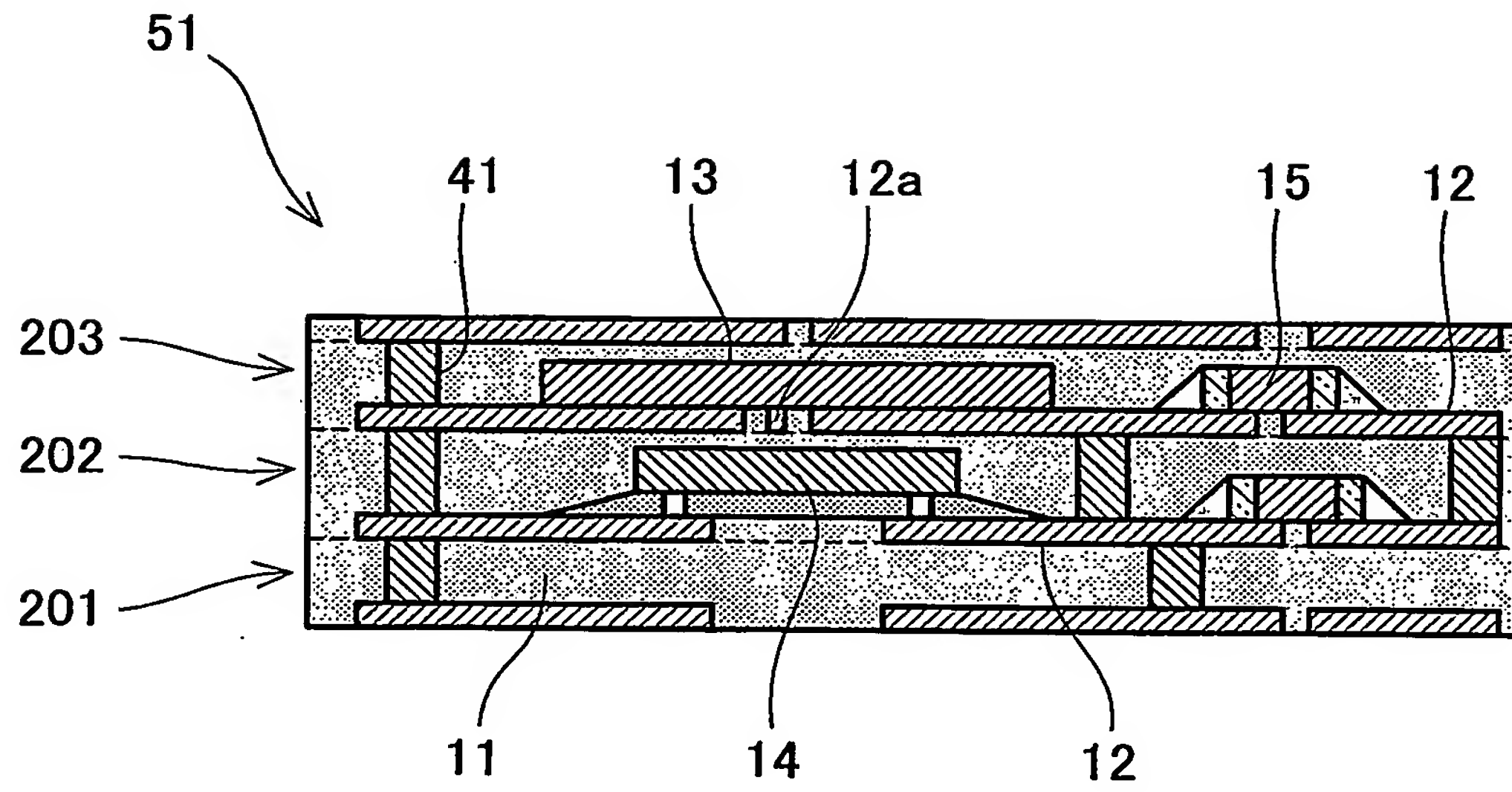


图 1





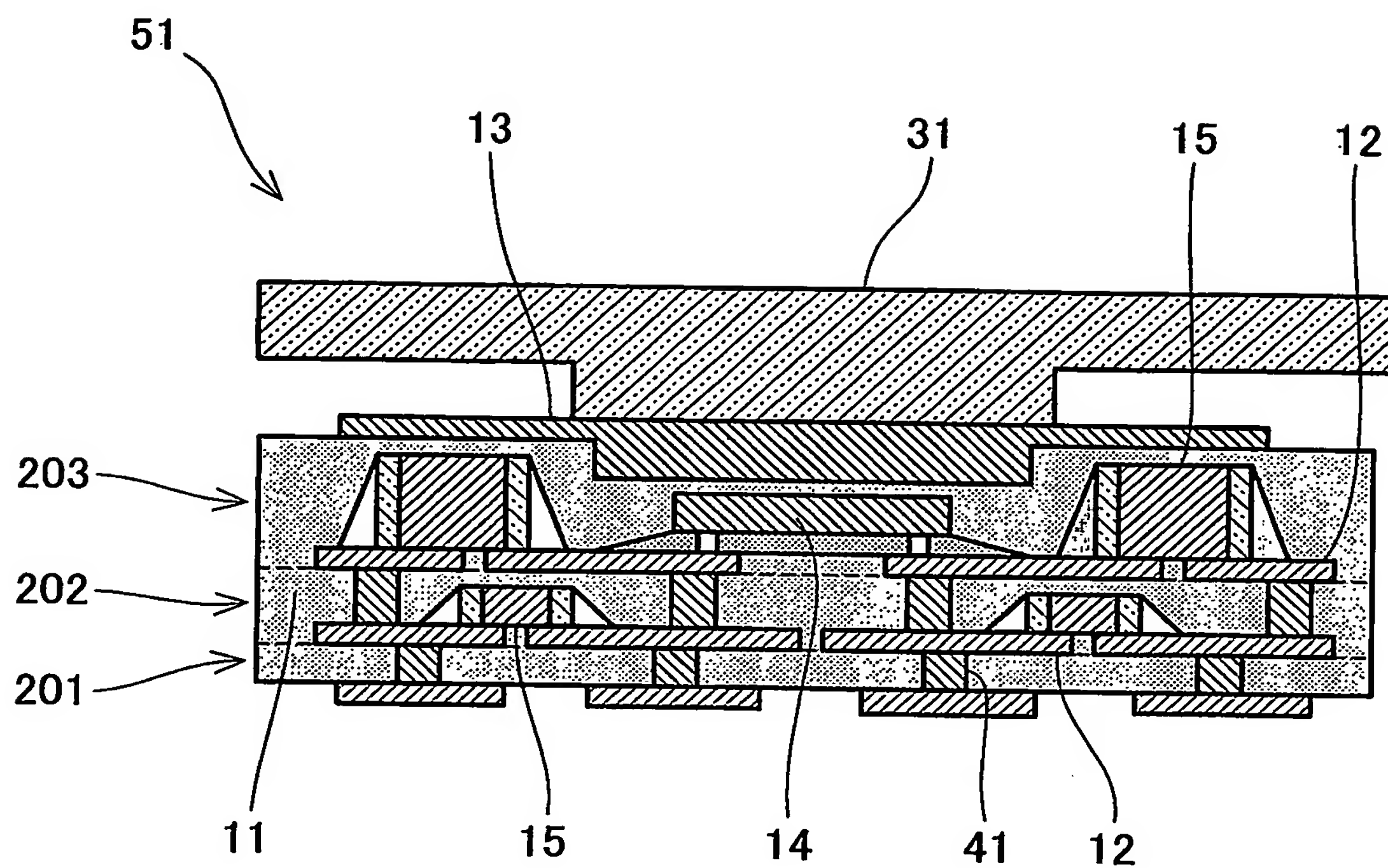


図 3

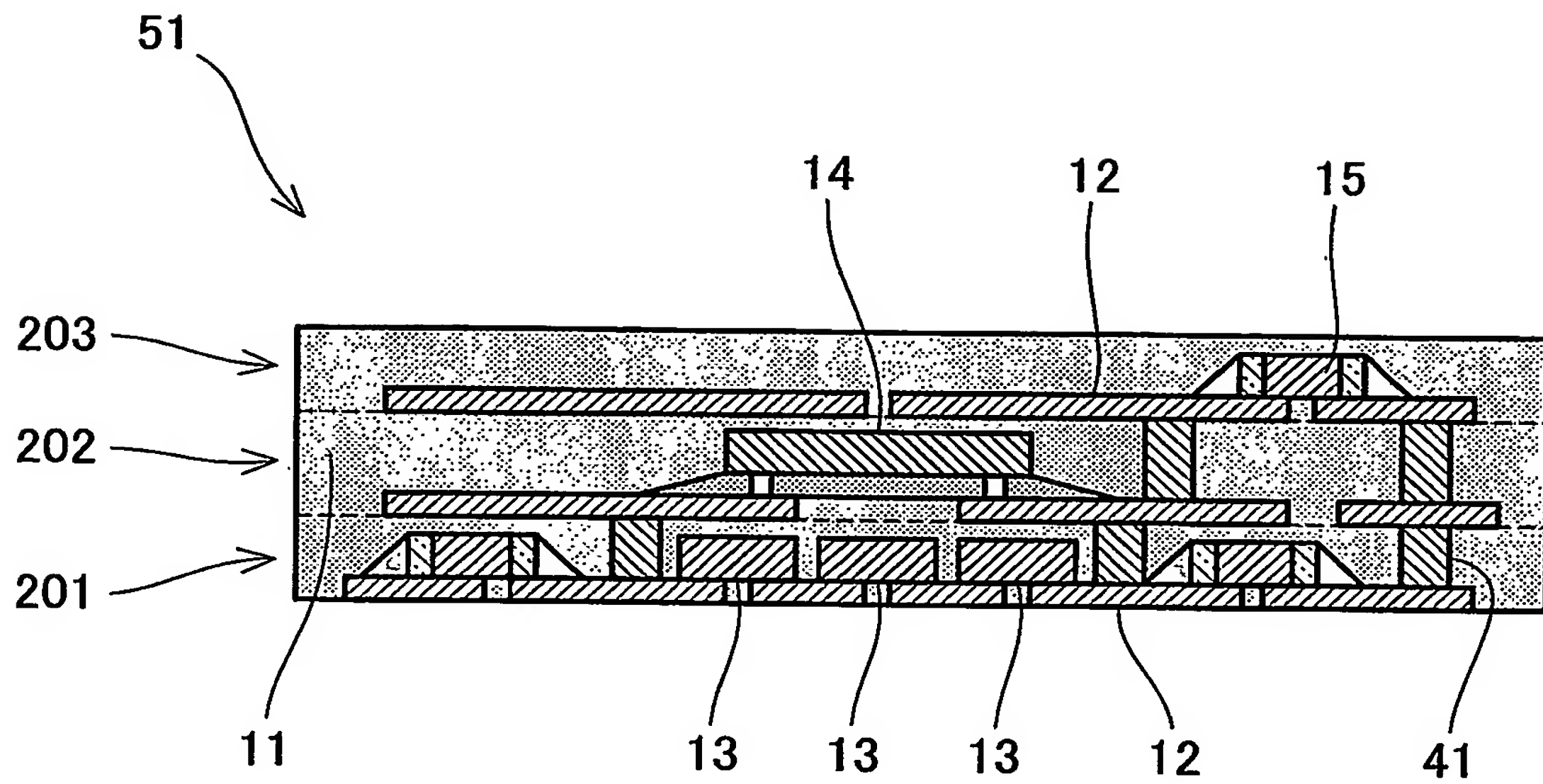


図 4

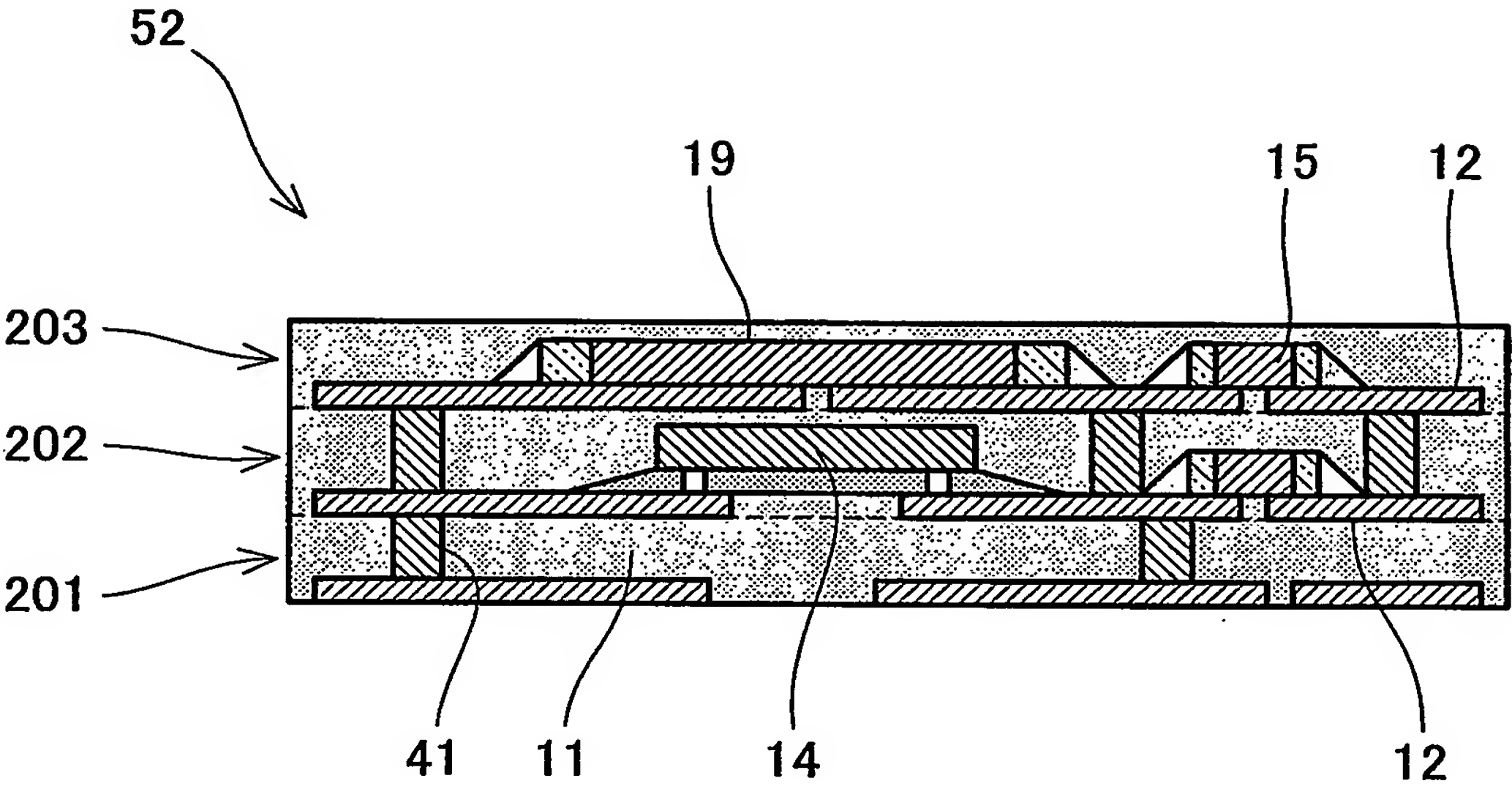


図 5





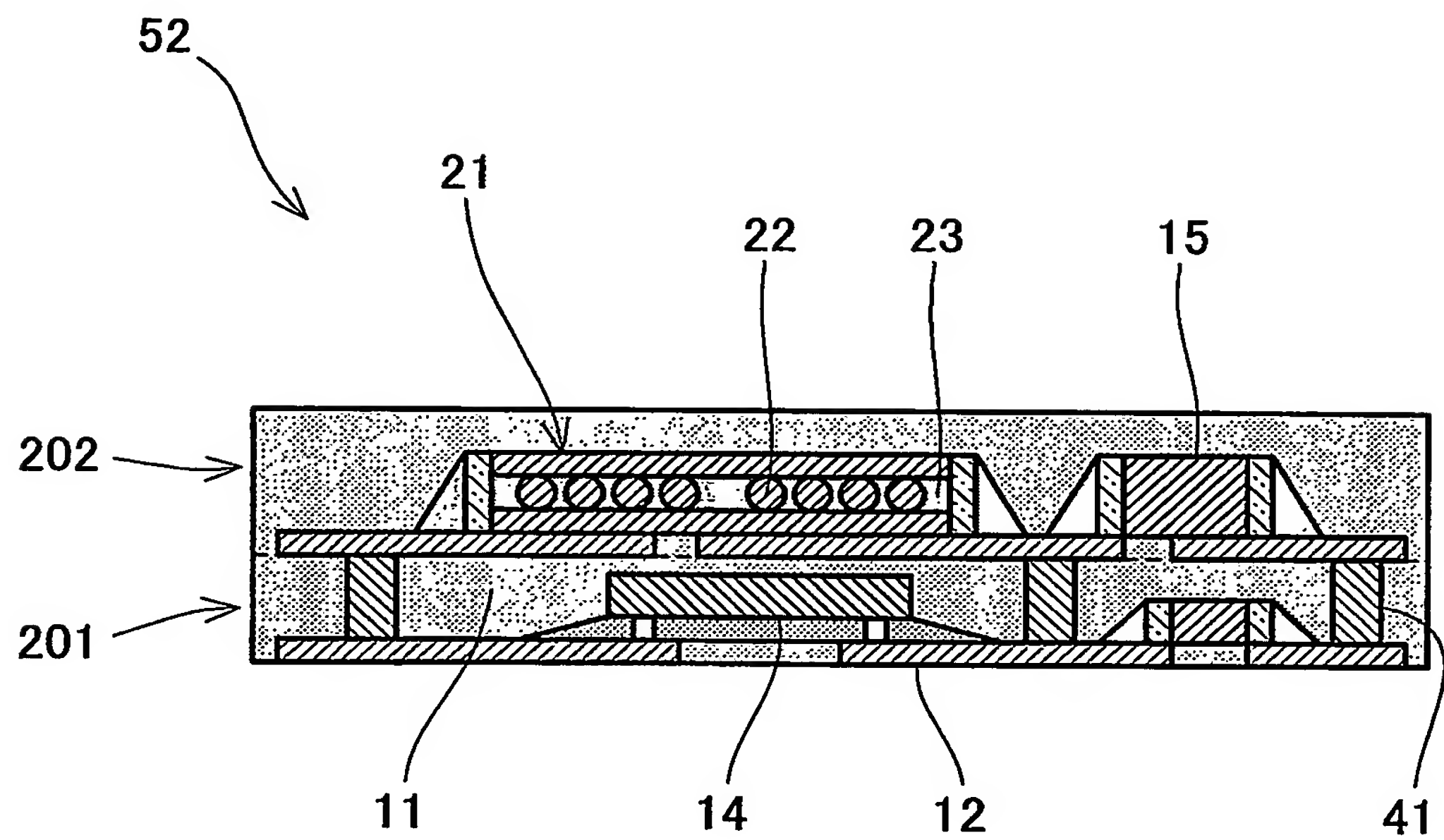


图 7

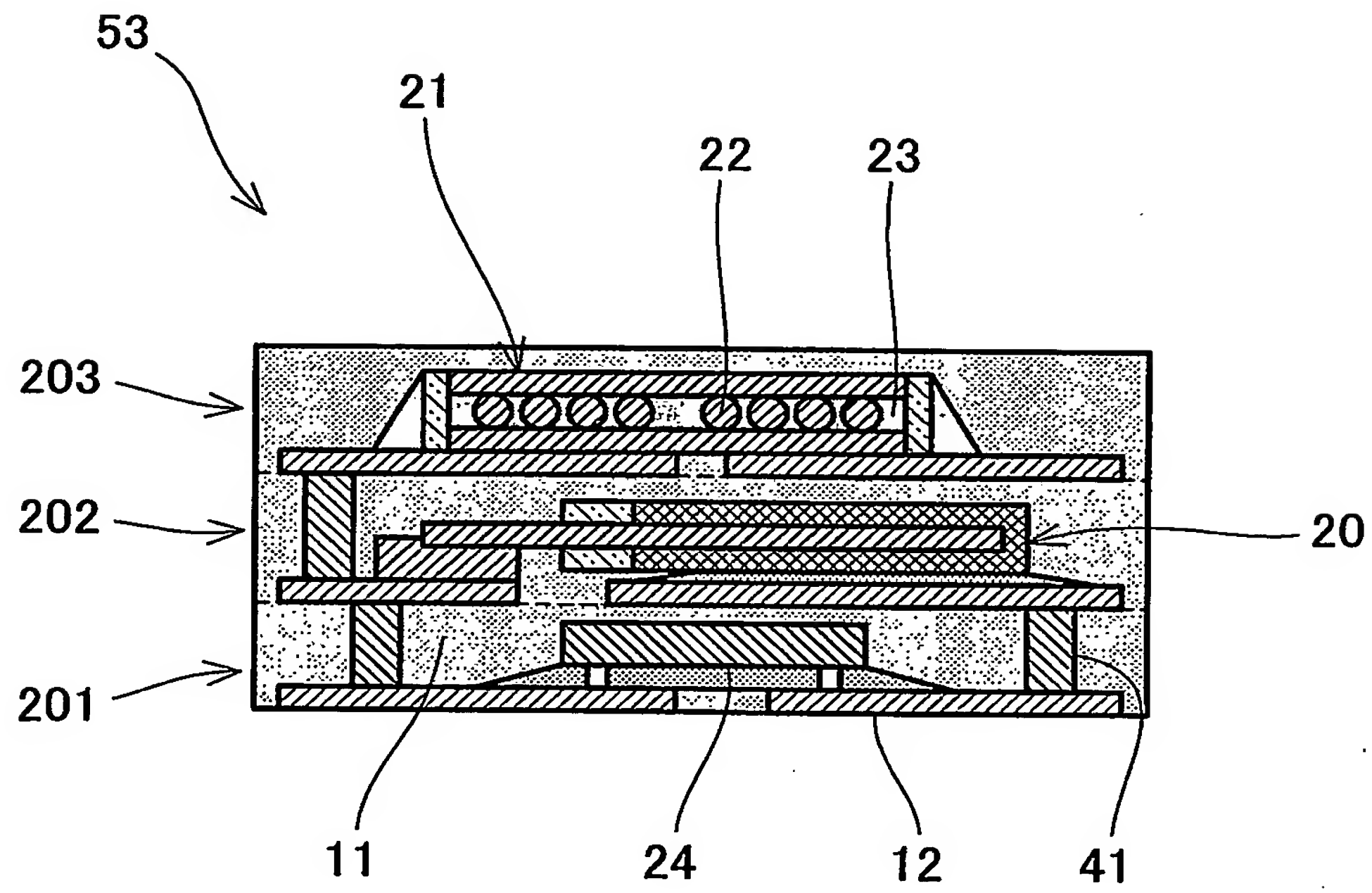


図 8

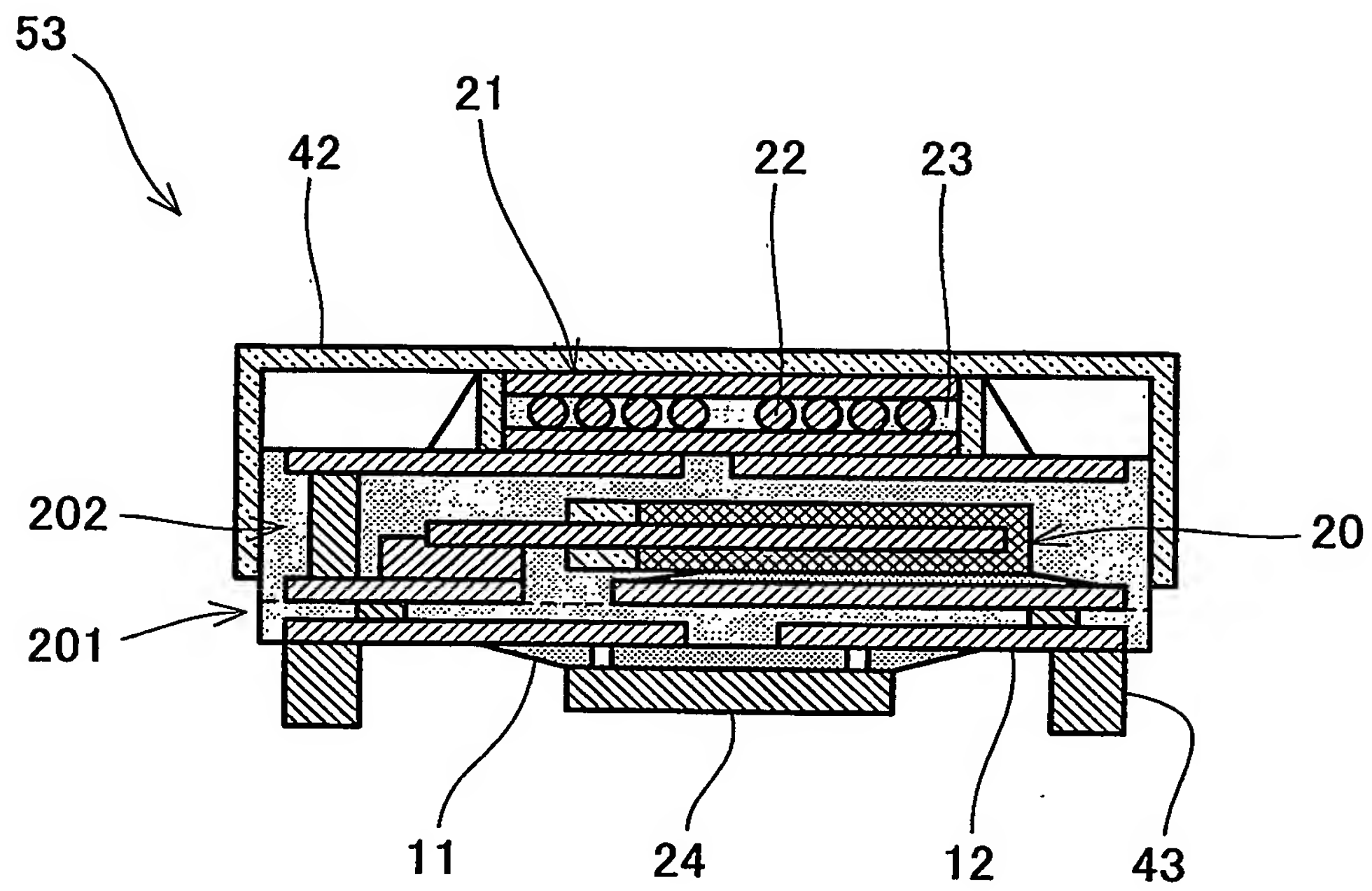


図 9



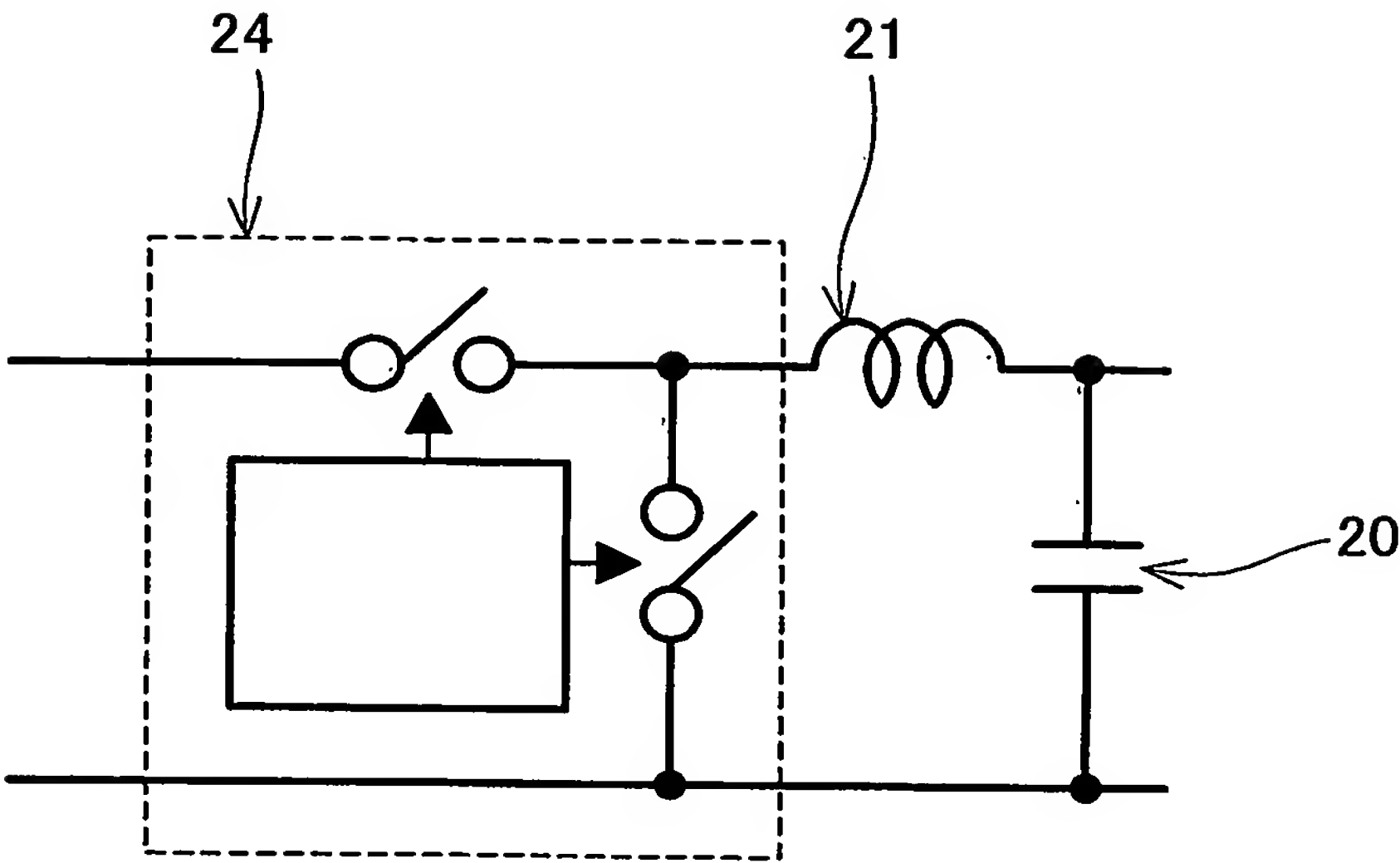


図 10

11/16

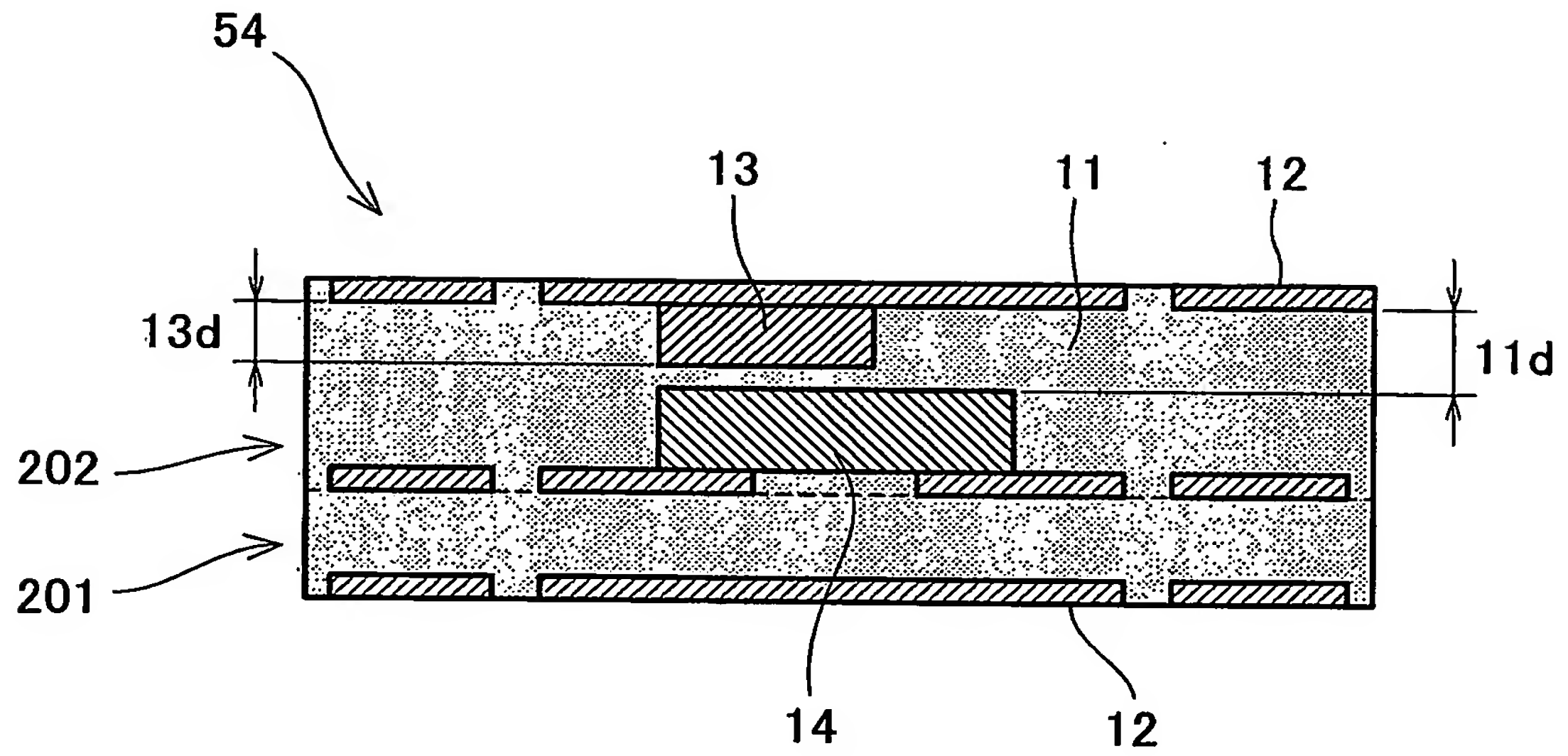


図 11

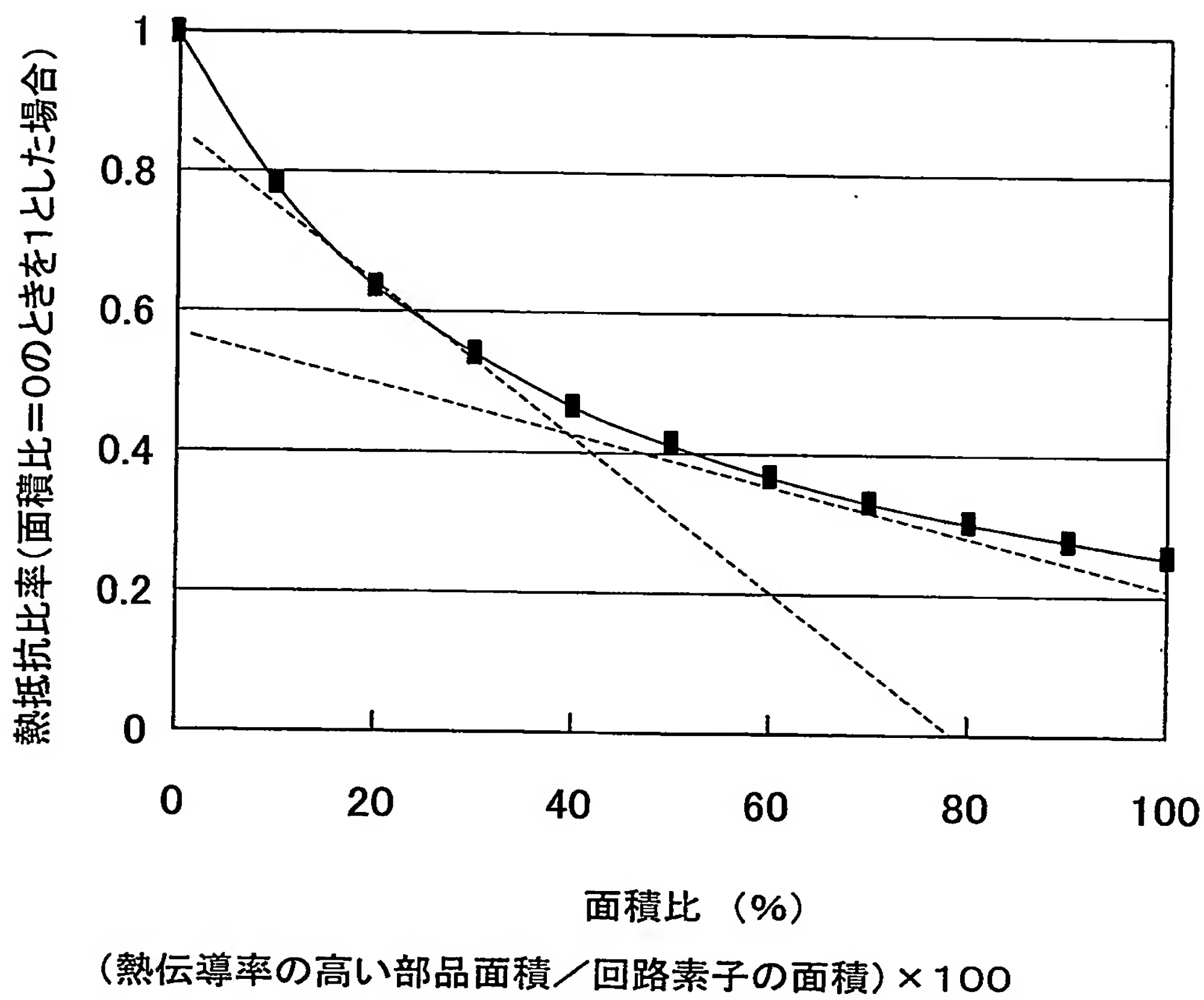


図 1 2

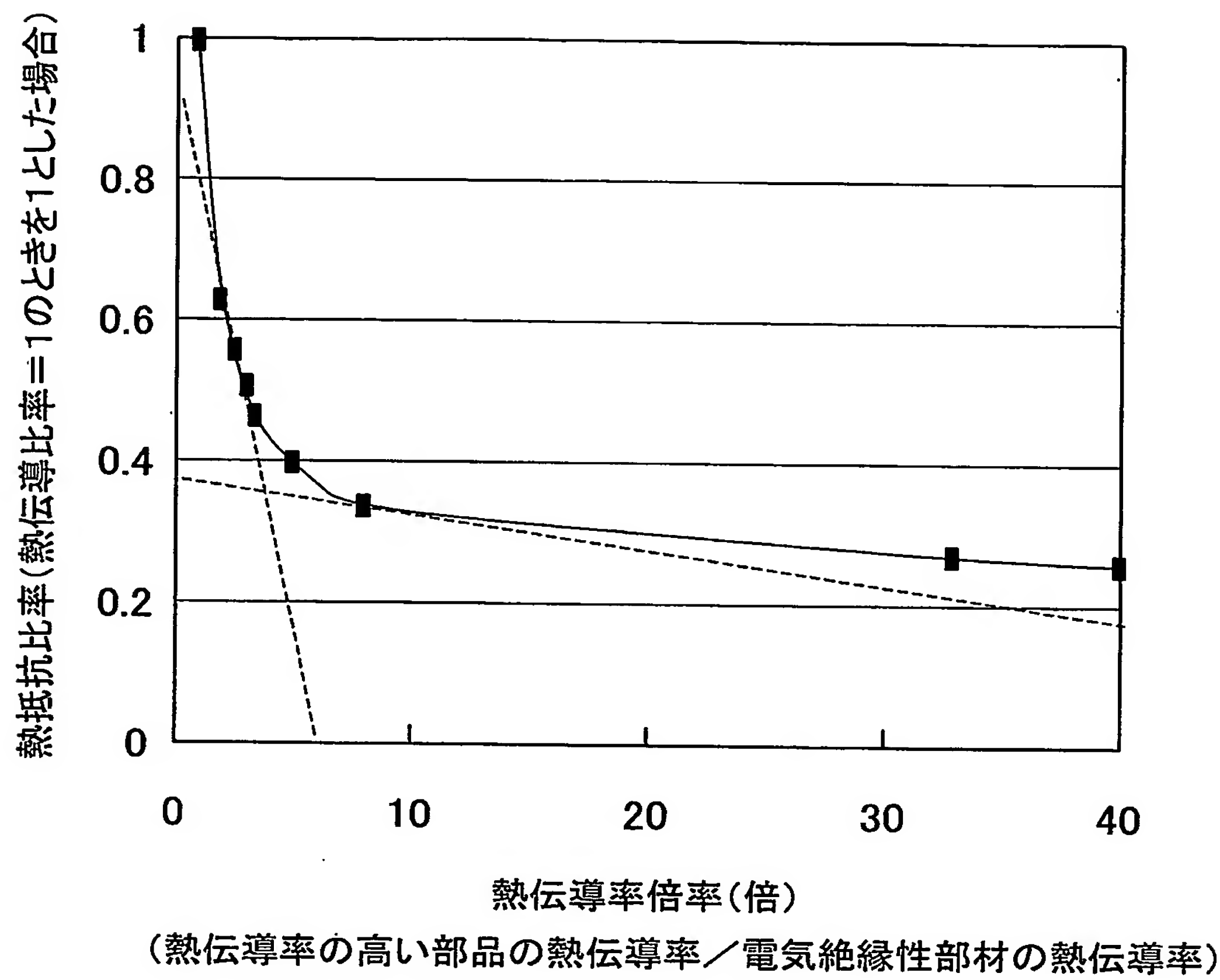


図 13



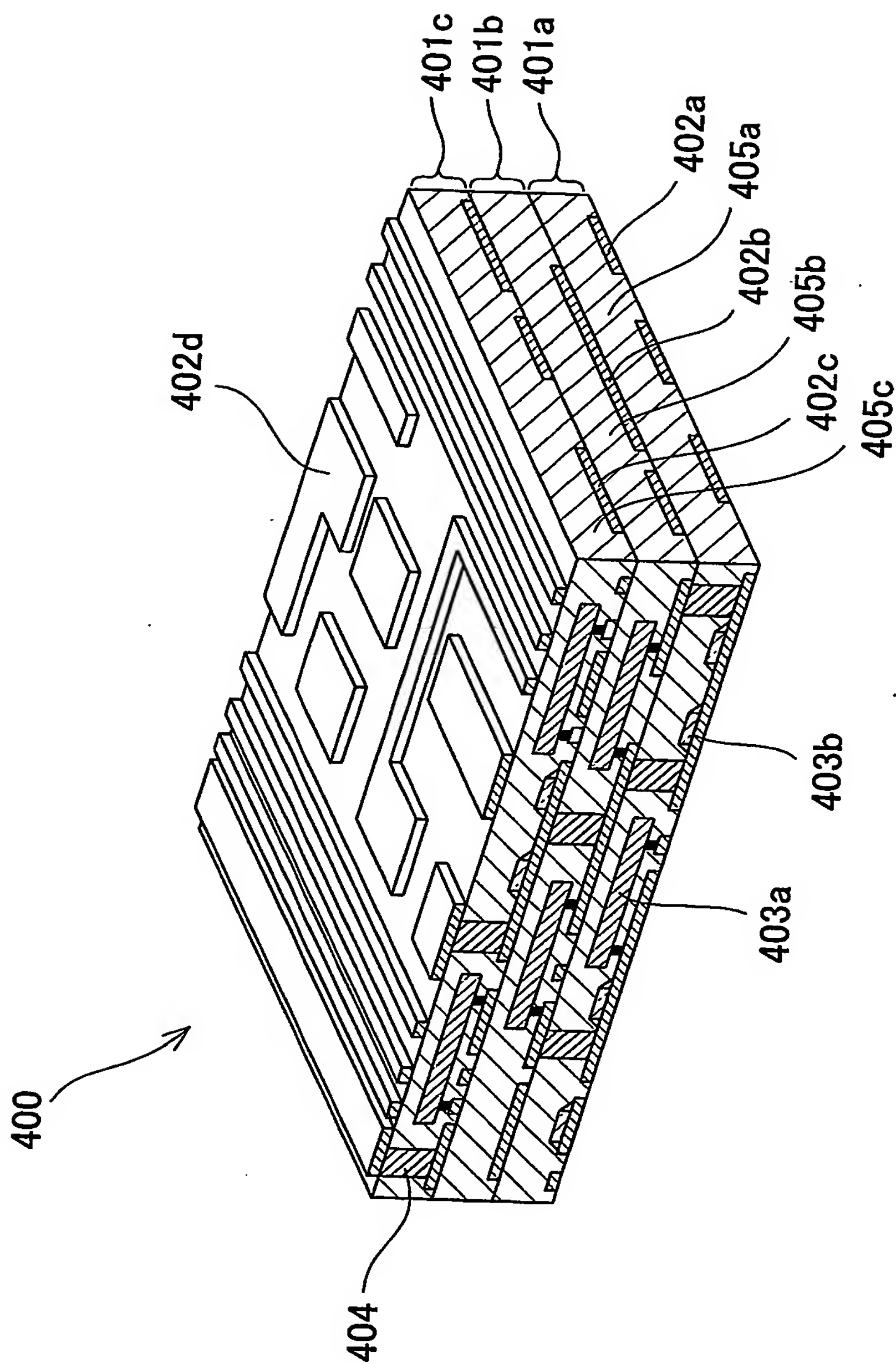


図 14

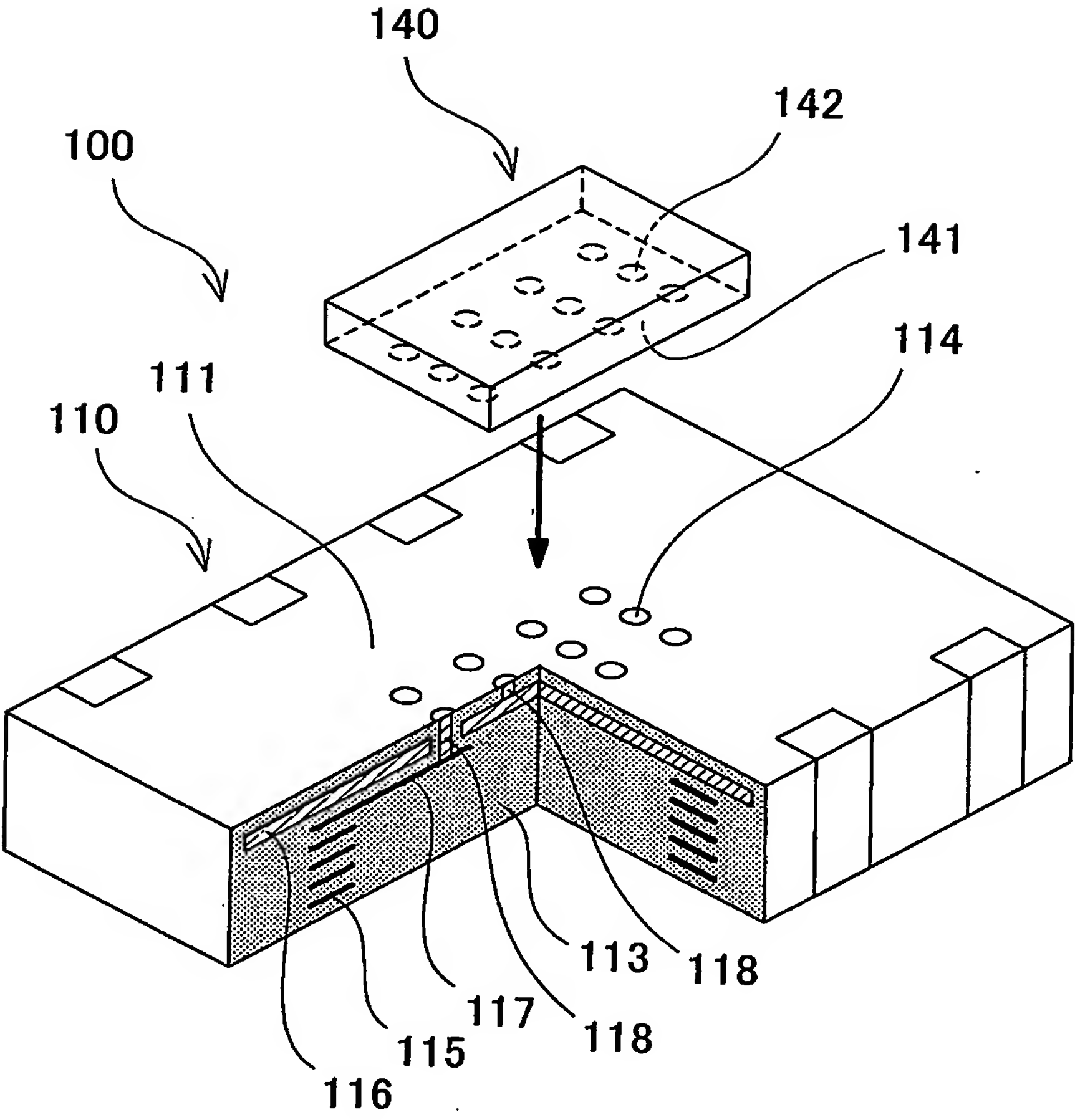


図 15

## 参照符号一覧表

1 1	電気絶縁性材料
1 2	配線
1 2 a	信号パターン
1 3	放熱用部材
1 4	回路素子
1 5	回路素子
1 7	スルーホール
1 9	回路素子
2 0	固体電解コンデンサ
2 1	インダクタ
2 2	巻線導体
2 3	磁性体層
2 4	回路素子
3 1	筐体
3 2	弁金属薄板
3 3	カーボン層
3 4	銀導電性樹脂層
4 1	インナービア
4 2	ケース
4 3	端子
5 1 ~ 5 4	回路素子内蔵モジュール
1 0 0	回路素子内蔵モジュール
1 1 0	積層電子部品
1 1 1	主面
1 1 3	磁性焼結体
1 1 4	ランド
1 1 5	インダクタ素子
1 1 6	放熱用導体
1 1 7	接続端子
1 1 8	インナービア
1 4 0	半導体チップ
1 4 1	主面
1 4 2	接続用ボール
2 0 1 ~ 2 0 3	基板 (層)
4 0 0	回路素子内蔵モジュール
4 0 1 a ~ 4 0 1 c	基板
4 0 2 a ~ 4 0 2 d	配線
4 0 3 a ~ 4 0 3 b	回路素子
4 0 4	インナービア
4 0 5 a ~ 4 0 5 c	電気絶縁性材料

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/006496

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H01L25/04, H05K3/46

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H01L25/00, 25/04, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004  
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
<u>X</u>	JP 2002-290051 A (Matsushita Electric Industrial Co., Ltd.), 04 October, 2002 (04.10.02), Par. Nos. [0043], [0069] to [0076]; Fig. 4	1-4, 6, 10, 13-16, 18-21, 25-27, 30-38, 40-41
A	Par. Nos. [0043], [0069] to [0076]; Fig. 4 & EP 1225629 A2 Par. Nos. [0052], [0078] to [0085]; Fig. 4 & US 2002/0135058 A1	5, 7-9, 11-12, 17, 22-24, 28-29, 39

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
09 August, 2004 (09.08.04)

Date of mailing of the international search report  
24 August, 2004 (24.08.04)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/006496

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
<u>X</u>	JP 2002-76637 A (Matsushita Electric Industrial Co., Ltd.), 15 March, 2002 (15.03.02), Par. Nos. [0068], [0082] to [0086]; Figs. 9 to 10	<u>1-4, 6-10,</u> <u>13-21, 25-27,</u> <u>30-41</u>
A	Par. Nos. [0068], [0082] to [0086]; Figs. 9 to 10 (Family: none)	5, 11-12, 22-24, 28-29
A	JP 11-54939 A (Kyocera Corp.), 26 February, 1999 (26.02.99), Par. Nos. [0016] to [0051]; Figs. 1 to 5 (Family: none)	1-19
A	JP 2001-308470 A (Matsushita Electric Industrial Co., Ltd.), 02 November, 2001 (02.11.01), Par. Nos. [0022] to [0074]; Figs. 1 to 7 (Family: none)	1-41
P, A	JP 2003-142832 A (Matsushita Electric Industrial Co., Ltd.), 16 May, 2003 (16.05.03), Par. Nos. [0058] to [0094]; Figs. 1 to 9 (Family: none)	1-41

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01L 25/04, H05K 3/46

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01L 25/00, 25/04, H05K 3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2002-290051 A (松下電器産業株式会社), 2002. 10. 04 【0043】, 【0069】 - 【0076】, 図4	1-4, 6, 10, 13-16, 18-21, 25-27, 30-38, 40-41
A	【0043】, 【0069】 - 【0076】, 図4  & EP 1225629 A2, [0052], [0078]-[0085], 図4 & US 2002/0135058 A1	5, 7-9, 11-12, 17, 22-24, 28-29, 39

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

09. 08. 2004

国際調査報告の発送日

24. 8. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
和瀬田 芳正

4 R 2929

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2002-76637 A (松下電器産業株式会社) , 2002. 03. 15 【0068】 , 【0082】 - 【0086】 , 図9-10	<u>1-4, 6-10,</u> <u>13-21, 25-27,</u> <u>30-41</u>
A	【0068】 , 【0082】 - 【0086】 , 図9-10 (ファミリーなし)	5, 11-12, 22-24, 28-29
A	JP 11-54939 A (京セラ株式会社) , 1999. 02. 26 【0016】 - 【0051】 , 図1-5 (ファミリーなし)	1-19
A	JP 2001-308470 A (松下電器産業株式会社) , 2001. 11. 02 【0022】 - 【0074】 , 図1-7 (ファミリーなし)	1-41
P, A	JP 2003-142832 A (松下電器産業株式会社) , 2003. 05. 16 【0058】 - 【0094】 , 図1-9 (ファミリーなし)	1-41